

**IMAGE FORMING DEVICE****Publication number:** JP9018618**Publication date:** 1997-01-17**Inventor:** WATANABE KOICHI; MACHIDA HIRONOBU**Applicant:** TOKYO SHIBAURA ELECTRIC CO**Classification:****- International:** H04N1/00; H04N1/21; H04N1/32; H04N1/41; H04N1/00;  
H04N1/21; H04N1/32; H04N1/41; (IPC1-7): H04N1/00;  
H04N1/21**- European:** H04N1/32F; H04N1/41**Application number:** JP19950165504 19950630**Priority number(s):** JP19950165504 19950630**Also published as:**

EP0751675 (A2)

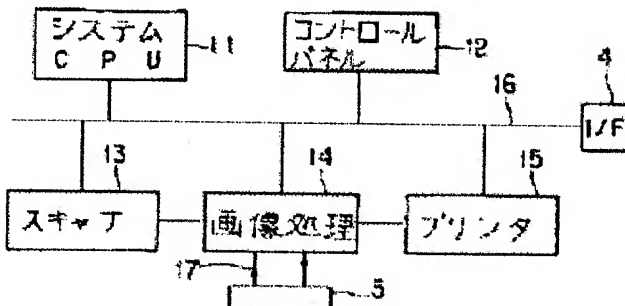
EP0751675 (A3)

EP0751675 (B1)

[Report a data error here](#)**Abstract of JP9018618**

**PURPOSE:** To shorten a series of image forming processing time without increasing a memory capacity by progressing simultaneously write and read of image data to/from an image memory.

**CONSTITUTION:** A means conducting write of image data in an image memory of an image processing unit 14 from a read means 13 and reading and coding the image data in the memory and a means decoding the image data to the image memory from a code memory and reading the image data and forming an image are processed simultaneously. Thus, the processing time of reading of the image data to the image memory, coding of the image data, coding of the image data, decoding of the coded data, reading of the decoded image data and forming an image is reduced without increasing the memory capacity.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-18618

(43) 公開日 平成9年(1997)1月17日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 1/00			H 0 4 N 1/00	C
1/21			1/21	

審査請求 未請求 請求項の数7 O L (全 26 頁)

(21) 出願番号 特願平7-165504

(22) 出願日 平成7年(1995)6月30日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 渡邊 功一

神奈川県川崎市幸区柳町70番地 株式会社  
東芝柳町工場内

(72) 発明者 町田 弘信

神奈川県川崎市幸区柳町70番地 株式会社  
東芝柳町工場内

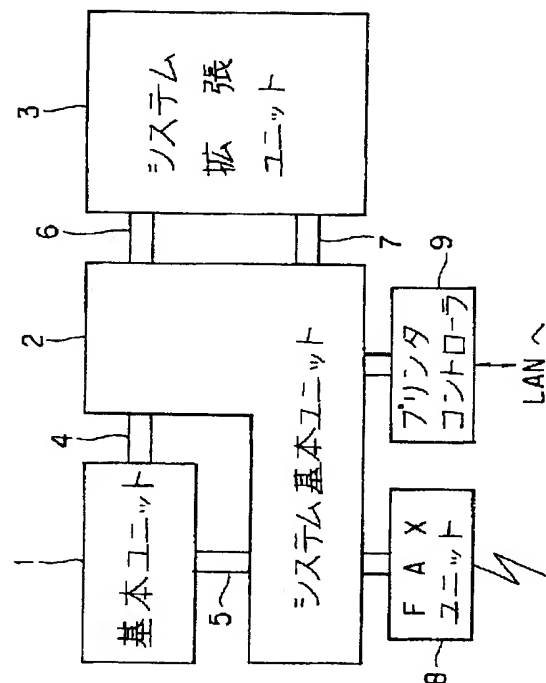
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 画像形成装置

(57) 【要約】

【目的】 画像メモリへのスキャナ画像データの書き込み及び画像メモリの画像データの符号化あるいは画像メモリへの復号化及び画像メモリからのプリント動作を同時に進行させて、処理速度を向上させること。

【構成】 原稿の画像データを読取るスキャナ13と、このスキャナ13で読取られた画像データを記憶するページメモリ28と、スキャナ13で読取られた画像データを上記ページメモリに書き込む書込み手段と、このページメモリ28に記憶された画像データを読み出して符号化し、符号メモリ28に蓄積する符号化手段と、符号メモリに蓄積された符号データを復号化しページメモリ28に書き込む復号化手段と、この復号化手段により上記画像メモリに復号された画像データの画像を形成するプリンタ15と、上記スキャナ及び符号化手段、復号化手段及びプリンタのうち少なくともいずれか一方を同時に進行させるCPU11とを設ける。



## 【特許請求の範囲】

【請求項1】 原稿の画像データを読取る読取り手段と、

この読取り手段で読取られた画像データを記憶する画像メモリと、

上記読取り手段で読取られた画像データを上記画像メモリに書き込む書込み手段と、

この画像メモリに記憶された画像データを読み出して符号化し、符号メモリに蓄積する符号化手段と、

上記符号メモリに蓄積された符号データを復号化して上記画像メモリに書き込む復号化手段と、

この復号化手段により上記画像メモリに復号された画像データの画像を形成する画像形成手段と、

上記書き込み手段及び上記符号化手段、上記復号化手段及び上記画像形成手段のうち少なくともいずれか一方を同時に進行させる処理手段とを具備したことを特徴とする画像形成装置。

【請求項2】 原稿の画像データを読取る読取り手段と、

この読取り手段で読取られた画像データを記憶する画像メモリと、

上記読取り手段で読取られた画像データを上記画像メモリに書き込む書込み手段と、

この画像メモリに記憶された画像データを読み出して符号化し、符号メモリに蓄積する符号化手段と、

上記符号メモリに蓄積された符号データを復号化して上記画像メモリに書き込む復号化手段と、

この復号化手段により上記画像メモリに復号された画像データの画像を形成する画像形成手段と、

上記読取り手段から上記画像メモリへの画像データの転送数と上記画像メモリから上記符号化手段への画像データの転送数を比較し、上記符号化手段への画像データの転送数が上記読取り手段から上記画像メモリへの画像データの転送数を上回らないようにして上記書き込み手段と上記符号化手段を同時進行させる処理手段とを具備したことを特徴とする画像形成装置。

【請求項3】 原稿の画像データを読取る読取り手段と、

この読取り手段で読取られた画像データを記憶する画像メモリと、

上記読取り手段で読取られた画像データを上記画像メモリに書き込む書込み手段と、

この画像メモリに記憶された画像データを読み出して符号化し、符号メモリに蓄積する符号化手段と、

上記符号メモリに蓄積された符号データを復号化して上記画像メモリに書き込む復号化手段と、

この復号化手段により上記画像メモリに復号された画像データの画像を形成する画像形成手段と、

上記符号メモリから上記画像メモリへの画像データの転送数と上記画像メモリから上記画像形成手段への画像デ

ータの転送数を比較し、上記画像形成手段への画像データの転送数が上記符号メモリから上記画像メモリへの画像データの転送数を上回らないようにして上記復号化手段と上記画像形成手段を同時進行させる処理手段とを具備したことを特徴とする画像形成装置。

【請求項4】 原稿の画像データを読取る読取り手段と、

この読取り手段で読取られた画像データを記憶する画像メモリと、

上記読取り手段で読取られた画像データを上記画像メモリに書き込む書込み手段と、

この画像メモリに記憶された画像データを読み出して符号化し、符号メモリに蓄積する符号化手段と、

上記符号メモリに蓄積された符号データを復号化して上記画像メモリに書き込む復号化手段と、

この復号化手段により上記画像メモリに復号された画像データの画像を形成する画像形成手段と、

上記書き込み手段による画像メモリへの画像データの書き込みアドレスと上記符号化手段による上記画像メモリからの画像データの読み出しアドレスを比較しながら上記書き込み手段と上記符号化手段を同時進行させる処理手段とを具備したことを特徴とする画像形成装置。

【請求項5】 原稿の画像データを読取る読取り手段と、

この読取り手段で読取られた画像データを記憶する画像メモリと、

上記読取り手段で読取られた画像データを上記画像メモリに書き込む書込み手段と、

この画像メモリに記憶された画像データを読み出して符号化し、符号メモリに蓄積する符号化手段と、

上記符号メモリに蓄積された符号データを復号化して上記画像メモリに書き込む復号化手段と、

この復号化手段により上記画像メモリに復号された画像データの画像を形成する画像形成手段と、

上記符号メモリから上記画像メモリへの画像データへの書き込みアドレスと上記画像メモリから画像形成手段に読み出す際の読み出しアドレスを比較しながら上記復号化手段と上記画像形成手段を同時進行させる処理手段とを具備したことを特徴とする画像形成装置。

【請求項6】 原稿の画像データを読取る読取り手段と、

この読取り手段で読取られた画像データを記憶する画像メモリと、

上記読取り手段で読取られた画像データを上記画像メモリに書き込む書込み手段と、

この画像メモリに記憶された画像データを読み出して符号化し、符号メモリに蓄積する符号化手段と、

上記符号メモリに蓄積された符号データを復号化して上記画像メモリに書き込む復号化手段と、

この復号化手段により上記画像メモリに復号された画像

データの画像を形成する画像形成手段と、

上記画像メモリに記憶された原稿1頁分の画像データを上記符号化手段により符号化するのに要する時間を考慮して、上記書き込み手段による上記画像メモリへの1頁分の画像データの書き込みが終了する前に上記符号化手段を開始させる処理手段とを具備したことを特徴とする画像形成装置。

【請求項7】 原稿の画像データを読取る読取り手段と、

この読取り手段で読取られた画像データを記憶する画像メモリと、

上記読取り手段で読取られた画像データを上記画像メモリに書き込む書き込み手段と、

この画像メモリに記憶された画像データを読み出して符号化し、符号メモリに蓄積する符号化手段と、

上記符号メモリに蓄積された符号データを復号化して上記画像メモリに書き込む復号化手段と、

この復号化手段により上記画像メモリに復号された画像データの画像を形成する画像形成手段と、

上記符号メモリに蓄積されている符号データを上記復号化手段により復号化するのに要する時間を考慮して、上記画像形成手段による上記画像メモリからの1頁分の画像データの出力が終了する前に上記復号化手段を開始させる処理手段とを具備したことを特徴とする画像形成装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、デジタル複写機のような画像形成装置に関する。

【0002】

【従来の技術】近年、イメージ情報は容易にデジタルデータとして扱えるようになってきた。これらを応用した機器としてデジタルPPCがある。これは、従来のアナログPPCの様に原稿からの反射光を光学的に導いて感光体上に像形成を行うのではない。原稿からの反射光は一旦CCDセンサで電気信号として読み取った後デジタル信号に変換される。一旦デジタル化された原稿は様々な処理を施された後、レーザープリンタによって紙に出力される。

【0003】原稿画像を一旦デジタル信号に変換することによって、CCDセンサからの入力特性やレーザープリンタへの出力特性の補正、拡大・縮小、部分消去・枠外消去等の様々な処理が信号処理によって可能となる。

【0004】更に、デジタル信号に変換された画像は符号化処理を行うことによりデータ量を圧縮して効率的に蓄積することが可能となる。蓄積された画像は印字出力を行いたい任意の順番でもとの画像に復号され、任意の枚数レーザープリンタへ出力することが可能である。

【0005】従来、これらの並び替えは、複写された印字出力に対しソーターやスタッカーを用いて機械的に

われていたため、装置の巨大化や騒音の増大が避けられなかった。また、複数枚数印字するためには繰り返し複写動作を行う必要があった。

【0006】画像の符号化処理にかかる時間は一般的にその画像の性質によって異なり一定ではない。また、スキャナ（CCDセンサ）が一定速度で画像を読み込むとすると、その読み込み速度に対して符号化処理速度が十分に速くないと処理が間に合わず読み込みデータを取りこぼしてしまう。そこで、1ページ分の画像メモリを用意し、スキャナから1ページ分の画像データを一旦画像メモリに取り込む。その後、画像メモリ上の画像に対して符号化処理を行う。そうすることによって、スキャナの読み込み速度と符号化の処理速度の速度差を吸収することができる。

【0007】しかし、符号化処理中はページメモリに対してスキャナからの画像入力ができないため、スキャナは符号化処理が終了する迄の間、次の画像の入力を待たなければならない。

【0008】この入力待ちを解消するために2ページ分の画像メモリを用意し、片方の画像メモリが符号化処理中でも、空いているもう片方の画像メモリに対してスキャナからの画像入力を行うことができる。このように、画像メモリを2ページ分持つことによって符号化処理とスキャナからの画像入力を同時に行うことができ、これを交互に行うことによって、スキャナからの画像入力を待たせることなく連続して処理を行うことが可能となる。

【0009】また、符号化された画像を復号化しレーザープリンタに出力する際にも同様にして連続処理を行うことが可能である。2ページ分の画像メモリを用意し、片方の画像メモリに復号化した画像の書き込みを行うと同時に、もう片方の既に復号化の済んでいる画像を画像メモリから読みだしレーザープリンタに出力する、これを交互に行うことによって、レーザープリンタの画像出力を待たせることなく連続して処理を行うことが可能となる。

【0010】

【発明が解決しようとする課題】上記したような連続処理を行うためには画像メモリを2ページ分必要とする。

原稿を高画質に複写するためには原稿の読み取りやレーザープリンタに画像を印字する際の解像度を高くする必要がある。

【0011】当然、高解像度化に伴いそれに必要な画像メモリの容量も膨大な大きさになる。例えば、A4サイズの前稿を400dpiの解像度で1画素あたり1ビットの白黒データとして1ページ読み取った場合必要となる画像メモリの大きさは約2Mbyte、600dpiの解像度では約4.4Mバイトとなる。また、1画素あたりの8ビットのグレースケールデータとして読み取った場合は更にその8倍と膨大な大きさになってしまう。

【0012】このように、画像データを記録するためには非常に膨大な大きさのメモリが必要となる。2ページ分必要となれば、これによるコストの増大、部品点数の増加、消費電力の増大、装置サイズの増大といった問題を避けることができない。

【0013】本発明は上記の点に鑑みてなされたもので、その目的は読取り手段から画像メモリへの画像データの書き込み及びその画像データを読み出して符号化する符号化手段あるいは符号メモリから画像メモリへの復号化及びその画像データを読み出して画像形成する画像形成を同時進行させることにより、画像メモリへの画像データの読み込み、その画像データの符号化、その符号データの復号化、その復号化された画像データを読み出して画像形成を行う一連の画像形成処理時間を画像メモリの容量を増加させないで短縮することができる画像形成装置を提供することにある。

【0014】

【課題を解決するための手段】請求項1に係わる画像形成装置は、原稿の画像データを読取る読取り手段と、この読取り手段で読取られた画像データを記憶する画像メモリと、上記読取り手段で読取られた画像データを上記画像メモリに書き込む書込み手段と、この画像メモリに記憶された画像データを読み出して符号化し、符号メモリに蓄積する符号化手段と、上記符号メモリに蓄積された符号データを復号化して上記画像メモリに書き込む復号化手段と、この復号化手段により上記画像メモリに復号された画像データの画像を形成する画像形成手段と、上記書き込み手段及び上記符号化手段、上記復号化手段及び上記画像形成手段のうち少なくともいずれか一方を同時に進行させる処理手段とを具備したことを特徴とする。

【0015】請求項2に係わる画像形成装置は、原稿の画像データを読取る読取り手段と、この読取り手段で読取られた画像データを記憶する画像メモリと、上記読取り手段で読取られた画像データを上記画像メモリに書き込む書込み手段と、この画像メモリに記憶された画像データを読み出して符号化し、符号メモリに蓄積する符号化手段と、上記符号メモリに蓄積された符号データを復号化して上記画像メモリに書き込む復号化手段と、この復号化手段により上記画像メモリに復号された画像データの画像を形成する画像形成手段と、上記読取り手段から上記画像メモリへの画像データの転送数と上記画像メモリから上記符号化手段への画像データの転送数を比較し、上記符号化手段への画像データの転送数が上記読取り手段から上記画像メモリへの画像データの転送数を上回らないようにして上記書き込み手段と上記符号化手段を同時進行させる処理手段とを具備したことを特徴とする。

【0016】請求項3に係わる画像形成装置は、原稿の画像データを読取る読取り手段と、この読取り手段で読

取られた画像データを記憶する画像メモリと、上記読取り手段で読取られた画像データを上記画像メモリに書き込む書込み手段と、この画像メモリに記憶された画像データを読み出して符号化し、符号メモリに蓄積する符号化手段と、上記符号メモリに蓄積された符号データを復号化して上記画像メモリに書き込む復号化手段と、この復号化手段により上記画像メモリに復号された画像データの画像を形成する画像形成手段と、上記符号メモリから上記画像メモリへの画像データの転送数と上記画像メモリから上記画像形成手段への画像データの転送数を比較し、上記画像形成手段への画像データの転送数が上記符号メモリから上記画像メモリへの画像データの転送数を上回らないようにして上記復号化手段と上記画像形成手段を同時進行させる処理手段とを具備したことを特徴とする。

【0017】請求項4に係わる画像形成装置は、原稿の画像データを読取る読取り手段と、この読取り手段で読取られた画像データを記憶する画像メモリと、上記読取り手段で読取られた画像データを上記画像メモリに書き込む書込み手段と、この画像メモリに記憶された画像データを読み出して符号化し、符号メモリに蓄積する符号化手段と、上記符号メモリに蓄積された符号データを復号化して上記画像メモリに書き込む復号化手段と、この復号化手段により上記画像メモリに復号された画像データの画像を形成する画像形成手段と、上記書込み手段による画像メモリへの画像データの書き込みアドレスと上記符号化手段による上記画像メモリからの画像データの読み出しアドレスを比較しながら上記書き込み手段と上記符号化手段を同時進行させる処理手段とを具備したことを特徴とする。

【0018】請求項5に係わる画像形成装置は、原稿の画像データを読取る読取り手段と、この読取り手段で読取られた画像データを記憶する画像メモリと、上記読取り手段で読取られた画像データを上記画像メモリに書き込む書込み手段と、この画像メモリに記憶された画像データを読み出して符号化し、符号メモリに蓄積する符号化手段と、上記符号メモリに蓄積された符号データを復号化して上記画像メモリに書き込む復号化手段と、この復号化手段により上記画像メモリに復号された画像データの画像を形成する画像形成手段と、上記符号メモリから上記画像メモリへの画像データへの書き込みアドレスと上記画像メモリから画像形成手段に読み出す際の読み出しアドレスを比較しながら上記復号化手段と上記画像形成手段を同時進行させる処理手段とを具備したことを特徴とする。

【0019】請求項6に係わる画像形成装置は、原稿の画像データを読取る読取り手段と、この読取り手段で読取られた画像データを記憶する画像メモリと、上記読取り手段で読取られた画像データを上記画像メモリに書き込む書込み手段と、この画像メモリに記憶された画像デ

ータを読み出して符号化し、符号メモリに蓄積する符号化手段と、上記符号メモリに蓄積された符号データを復号化して上記画像メモリに書き込む復号化手段と、この復号化手段により上記画像メモリに復号された画像データの画像を形成する画像形成手段と、上記画像メモリに記憶された原稿1頁分の画像データを上記符号化手段により符号化するのに要する時間を考慮して、上記書き込み手段による上記画像メモリへの1頁分の画像データの書き込みが終了する前に上記符号化手段を開始させる処理手段とを具備したことを特徴とする。

【0020】請求項7に係わる画像形成装置は、原稿の画像データを読取る読取り手段と、この読取り手段で読取られた画像データを記憶する画像メモリと、上記読取り手段で読取られた画像データを上記画像メモリに書き込む書き込み手段と、この画像メモリに記憶された画像データを読み出して符号化し、符号メモリに蓄積する符号化手段と、上記符号メモリに蓄積された符号データを復号化して上記画像メモリに書き込む復号化手段と、この復号化手段により上記画像メモリに復号された画像データの画像を形成する画像形成手段と、上記符号メモリに蓄積されている符号データを上記復号化手段により復号化するのに要する時間を考慮して、上記画像形成手段による上記画像メモリからの1頁分の画像データの出力が終了する前に上記復号化手段を開始させる処理手段とを具備したことを特徴とする。

【0021】

【作用】請求項1において、読取り手段から画像メモリへの画像データの書き込み及びその画像データを読み出して符号化する符号化手段あるいは符号メモリから画像メモリへの復号化及びその画像データを読み出して画像形成する画像形成を同時進行させることにより、画像メモリに容量を増加させないで、画像メモリへの画像データの読み込み、その画像データの符号化、その符号データの復号化、その復号化された画像データを読み出して画像形成を行う一連の動作を短縮するようにしている。

【0022】請求項2は、符号化する画像データの転送数が画像メモリへの画像データの転送数を上回らないようにして画像メモリに常に符号化する画像データを残すようにしている。

【0023】請求項3は、画像メモリから画像形成手段に読み出し画像データの転送数が画像メモリに復号された画像データの転送数を上回らないようにして、常に画像メモリに画像形成すべく画像データを残すようにしている。

【0024】請求項4は、画像メモリへの画像データの書き込みアドレスと符号化手段による画像メモリからの画像データの読み出しアドレスを比較することにより、常に画像メモリに画像データを残すようにしている。

【0025】請求項5は、符号メモリから画像メモリへの画像データへの書き込みアドレスと画像メモリから画

像形成手段に読み出す際の読み出しアドレスを比較しながら、画像メモリに常に画像データを残すようにしている。

【0026】請求項6は、画像メモリに記憶された原稿1頁分の画像データを上記符号化手段により符号化するのに要する時間を考慮して、書き込み手段による画像メモリへの1頁分の画像データの書き込みが終了する前に上記符号化手段を開始させるようにして、常に画像メモリに画像データを残すようにしている。

10 【0027】請求項7は、符号メモリに蓄積されている符号データを復号化手段により復号化するのに要する時間を考慮して、画像形成手段による画像メモリからの1頁分の画像データの出力が終了する前に復号化手段を開始させるようにして、常に画像メモリに画像データを残すようにしている。

【0028】

【実施例】以下、本発明の一実施例を図面を参照して説明する。図1は画像形成装置の全体構成を示すブロック図で、この装置は、基本的な複写機能を実行する基本ユニット1、本装置を他のシステムと接続する時に画像データを一時的に記憶したり、画像データを編集・加工して複写するとき画像データを記憶するページメモリ等を有するシステム基本ユニット2、前記基本ユニット1から入力した画像データを電子的かつ半永久的に保存するための光ディスク装置等を有し、かつ他のシステムとの間で画像データあるいは制御データをやりとりする時に、画像データ及び制御データを他のシステムの制御体系、画像フォーマットに変換する制御手段を有するシステム拡張ユニット3の3つのシステムで構成されている。

【0029】前記基本ユニット1とシステム基本ユニット2は制御データをやりとりする基本部システムインタフェース4と画像データをやりとりする基本部画像インタフェース5とにより接続されている。

【0030】前記システム基本ユニット2とシステム拡張ユニット3は制御データをやりとりする拡張部システムインタフェース6と画像データをやりとりする拡張部画像インタフェース7とにより接続されている。

【0031】すなわち前記基本ユニット1とシステム拡張ユニット3とは直接接続されておらず、制御データ及び画像データのやりとりは必ずシステム基本ユニット2を介して行われるようになっている。

【0032】この画像形成装置は、システム基本ユニット2及びシステム拡張ユニット3の接続の有無により3つの形態をとりうる。すなわち第1の形態は基本ユニット1のみの構成で、この構成での基本的な機能は複写機能であり、拡大縮小処理やマスキング／トリミング処理等の簡易的な編集処理を伴う複写処理が可能である。

【0033】第2の形態は基本ユニット1にシステム基本ユニット2を接続した形態で、この形態では基本ユニ



ット1での複写機能のほかに、画像データを一時的に記憶するページメモリを用いて、画像の回転処理、複数の画像の合成処理等の編集処理が可能となる。また、このシステム基本ユニット2には、システム拡張ユニット3の他にファクシミリ等の通信回線制御手段を構成するFAX（ファクシミリ）ユニット8及び基本ユニット1のプリンタを外部のパソコン等の制御機器のリモートプリンタとして使用するためのプリンタコントローラ9を接続することが可能となっており、このFAXユニット8から通信回線を介して他のシステムや機器に画像を送信したり、逆に通信回線を介して他のシステムや機器から画像データを受信することが可能であり、受信した画像データは基本ユニット1に送られ後述するプリンタにより印字出力される。

【0034】第3の形態は基本ユニット1、システム基本ユニット2及びシステム拡張ユニット3を接続した形態で図1に示す形態となる。この形態においては第1及び第2の形態での機能の他に画像データを電子的かつ半永久的に保存し、保存した画像データを管理するデータ保存／管理機能、後述するローカルエリアネットワーク（LAN）回線制御手段からLAN回線を介して他のシステムや機器に画像を送信したり、逆にLAN回線を介して他のシステムや機器から画像データを受信するLANによる画像データの送受信機能、汎用インタフェースを介してパーソナルコンピュータから送られてくる印字制御コードをイメージデータに変換し、システム基本ユニット2のページメモリを介して基本ユニット1のプリンタから上記イメージデータを印字出力するプリンタ機能等が可能となる。

【0035】前記基本ユニット1は、図2に示すように、制御部本体を構成するシステムCPU11、操作部及び表示部を備えたコントロールパネル12、原稿から画像を読み取る入力手段としてのイメージスキャナ13、画像処理回路14及び出力手段としてのプリンタ15で構成されている。前記システムCPU11は基本部システムバス16を介してコントロールパネル12、スキャナ13、画像処理回路14及び画像形成出力を行う出力手段としてのプリンタ15と接続され、これらを制御するようになっている。この基本部システムバス16は前記基本部システムインタフェース4に接続されている。

【0036】前記スキャナ13は列状に配置された複数（1ライン）の受光素子からなるCCDラインセンサ（図示せず）を有し、原稿台（図示せず）に載置された原稿の画像をシステムCPU11からの指示に従い1ライン毎に読みとり、画像の濃淡を8ビットのデジタル・データに変換した後、スキャナインタフェースを介して、同期信号と共に時系列デジタル・データとして画像処理回路14へ出力する。

【0037】前記プリンタ15は、レーザ光学系（図示

せず）と転写紙に画像形成が可能な電子写真方式を組み合わせた画像形成部（図示せず）から構成され、システムCPU11からの指示に従い画像処理回路14から4ビットのデジタル画像データをプリンタインタフェースを介して、同期信号に同期して入力し、画像データの大きさに応じたパルス幅のレーザ光により感光体ドラム（図示せず）上に静電潜像を形成した後、可視化手段（図示せず）により上記静電潜像を可視化し、転写手段（図示せず）により可視化された画像を転写紙に転写し、定着手段（図示せず）により転写紙上の画像を定着して該転写紙を出力するものである。

【0038】前記コントロールパネル12は、本装置の動作モードやパラメータを設定する操作部とシステムの状態、またはシステム基本ユニット2のページメモリに格納された画像イメージを表示する表示部から構成される。

【0039】前記システムCPU11は、後述するシステム基本ユニット2の各部も制御するようになっている。前記画像処理回路14は、図5に示すように、平滑化エッジ強調回路141、編集／移動回路142、拡大／縮小回路143及び階調変換回路144からなる。

【0040】前記平滑化エッジ強調回路141は、画像読み取り時に混入したノイズを平滑化回路により除去し、平滑化によってボケが生じたエッジをエッジ強調回路により先鋭化する。

【0041】前記編集／移動回路142は、ライン単位の簡易的な編集処理を行うブロックで、例えばライン方向の移動処理、マスキング／トリミング処理を行う。前記拡大／縮小回路143は、指定した変倍率に応じた画素の繰り返し処理あるいは間引き処理と補間処理の組み合わせにより拡大縮小処理を行う。

【0042】前記階調変換回路144は、面積階調手法を用いて前記スキャナ13で読み取った1画素8bitの画像データを指定した階調数に階調変換する。そして階調変換した画像データはプリンタのビット数である1画素4bitの画像データでプリンタ15、あるいはスキャナデータバス17および前記基本部画像インタフェース5を介して前記システム基本ユニット2へ送られる。

【0043】前記プリンタ15の入出力特性の非線形性の補正は面積階調手法を用いて階調処理を行うときに同時に行われる。前記システム基本ユニット2は、図3に示すように、画像データを一時的に記憶しておくページメモリ28、基本ユニット1内のシステムCPU11とシステム拡張ユニット3内のCPUとの制御情報の通信を制御したり、基本ユニット1およびシステム拡張ユニット3からのページメモリ28へのアクセスを制御するシステム制御回路21、ページメモリ28のアドレスを生成するページメモリアドレス制御回路26、システム基本ユニット2内の各デバイス間のデータ転送を行う画像

バス29、この画像バス29を介してページメモリ28と他のデバイスとのデータ転送を行うときのデータ転送を制御するページメモリデータ制御回路27を設けている。

【0044】また、基本部画像インタフェース5を介して基本ユニット1と画像データを転送するときに画像データをインタフェースする画像データI/F210、解像度の異なる機器に画像データを送信するときに画像データを他の機器の解像度に変換したり、解像度の異なる機器から受信した画像データを基本ユニット1のプリンタ15の解像度に変換したり、2値画像データの90度回転処理を実行する解像度変換2値回転回路212、ファクシミリ送信や光ディスク記憶のように画像データを圧縮して送信したり、記憶したりするデバイスのために入力した画像データを圧縮したり、圧縮された形態の画像データがプリンタ15を介して可視化するために伸長する圧縮／伸長回路211を設けている。

【0045】また、文字フォントが記憶されているFONTメモリ、システムCPU11が使用する制御情報を一時的に記憶するワークメモリ、システム基本ユニット2を使用して処理を行う時の処理プログラムが記憶されているプログラムメモリ等で構成されるシステムメモリ(ROM/RAM)24、基本部システムバス16のデバイス間でのデータ転送を高速に行うためのシステムDMAコントローラ23、プリンタコントローラ9とシステムCPU11との間で制御情報のやり取りをしたり、プリンタコントローラ9と画像バス29との間で画像データ転送を行うときに上記制御情報および画像データをインタフェースするプリンタコントローラインタフェース213を設けている。

【0046】さらに、システム制御回路21に接続され、システムCPU11とシステム拡張ユニット3のCPUとの間で制御情報の通信を行うときに制御情報を記憶させるための通信メモリ25、画像データI/F210に接続され、プリンタ15から画像データを出力するときに画像データを90度あるいは180度回転して出力するときに使用する多値回転メモリ214を設けている。

【0047】なお、前記FAXユニット8及びプリンタコントローラ9はオプションにより接続されようになっている。前記システム拡張ユニット3は、図4に示すように、内部の各デバイスを拡張部システムバス43を介して制御する拡張CPU31、拡張部システムバス43上でのデータ転送を制御する拡張DMAコントローラ32、汎用的なISAバス44、拡張部システムバス43とISAバス44をインタフェースするISAバスコントローラ33、拡張部システムバス43に接続され画像データを電子的に保存するための保存手段、例えばハードディスク装置35、そのインタフェースであるハードディスクインターフェース34、前記ISAバス44に

接続され画像データを電子的に保存するための保存手段、例えば光ディスク装置38、そのインタフェースである光ディスクインタフェース37、LAN機能を実現するためのローカルエリアネットワーク回線制御装置

(LAN)41、プリンタ機能を実現するためのプリンタコントローラ制御装置40、G4・FAX制御機能を有するG4・FAX制御回路39、SCSI仕様のデバイスを接続するときに使用する拡張SCSIインタフェース42、前記プリンタコントローラ制御装置40からのイメージデータを前記拡張画像インタフェース7を介してシステム基本ユニット2へ出力するための拡張部画像バス45、前記拡張部システムバス43と拡張部画像バス45との間でデータをやりとりするときのインタフェースを行うバッファメモリ36で構成される。

【0048】なお、前記光ディスクインターフェース37、光ディスク装置38、G4・FAX制御回路39、プリンタコントローラ制御装置40、ローカルエリアネットワーク回線制御装置41、拡張SCSIインターフェース42はオプションでありシステム拡張ユニット3から着脱可能な構成となっている。

【0049】前記光ディスク装置38は、インタフェース37を介してISAバス44と接続され、前記拡張CPU31は、SCSIコマンドを用いて拡張部システムバス43、ISAバスコントローラ33、ISAバス44を介して前記光ディスク装置38を制御する。

【0050】前記ローカルエリアネットワーク回線制御装置41は、接続されるネットワークシステムのプロトコルに基づいてネットワーク上の他の機器と制御データやイメージデータの通信を制御する回線制御部、LANからの通信制御データやイメージデータ、あるいはシステム拡張バスからの制御データやイメージデータを一時的に格納しておく共有メモリ、システム拡張バスインタフェースから構成される。

【0051】前記プリンタコントローラ制御装置40は、パーソナルコンピュータとの間で制御コードやイメージデータのやりとりを行うセントロニクス準拠のバレルインタフェース、ビットイメージデータをシステム基本ユニットのページメモリ28へ転送するためのシステム拡張部画像バス45とのインタフェースをとるシステム拡張部画像バスインタフェース、装置内のイメージデータの転送を制御するイメージデータ転送制御部、パーソナルコンピュータからの制御コードを解釈し、拡張部システムバス43及びISAバス44を介して拡張CPU31に制御情報を知らせたり、パーソナルコンピュータからの印字制御コードを解釈し、ビット情報に変換した後、ビット情報を装置内のメモリに記憶する制御手段、ISAバス44とのインタフェースをとるシステム拡張部バスインタフェースとから構成される。

【0052】次に前記システム基本ユニット2内の要部の構成と機能について詳細を説明する。前記システム制



御回路21は、図6に示すように、前記システムCPU11と拡張CPU31との制御情報の通信を制御する通信メモリアクセス制御回路401、前記通信メモリ25とのインタフェースをとる通信メモリインタフェース402、基本ユニット1およびシステム拡張ユニット3からのページメモリ28へのアクセスを制御するページメモリアクセス制御回路403、基本部システムバス16を介して基本ユニット1のシステムCPU11から送られてくる制御情報やイメージ情報を同時に送られてくるアドレスをデコードして該当するシステム基本ユニット2内のブロックに上記制御情報あるいはイメージ情報を振り分ける基本部システムバスインタフェース405、システム拡張ユニット3からの制御情報やイメージ情報を同時に送られてくるアドレスをデコードして回路内の該当するブロックに振り分けるシステム拡張バスインタフェース406、基本部システムバス16上のページメモリアクセスが可能な手段（基本ユニット内のCPU11およびDMAコントローラ22）やシステム拡張バス43上のページメモリアクセスが可能な手段（システム拡張ユニット3のCPU31およびDMAコントローラ32）が各々のシステムバスを介してページメモリ28内のイメージ情報をアクセスするときに、前記ページメモリアクセス制御回路403とページメモリ28の間でイメージデータのやりとりをインタフェースするページメモリインタフェース404から構成される。

【0053】前記通信メモリアクセス制御回路401は基本ユニット1のCPU11とシステム拡張ユニット3のCPU31がシステム制御回路21内の通信メモリインタフェース402を介して通信メモリ25と制御コードの受け渡しを行うとき、その通信メモリ25のアクセスを制御する。

【0054】前記通信メモリ25は基本ユニット1のCPU11及びシステム拡張ユニットのCPU31のメモリ空間にマッピングされており、それぞれからは特定の領域をアクセスすることにより前記通信メモリ25とのデータのリード、ライトが可能となる。

【0055】前記通信メモリアクセス制御回路401は、図7に示すように、調停回路410、通信メモリアクセスシーケンサ412、双方向セクタ413及び割込制御回路414により構成される。

【0056】前記調停回路410は基本ユニット1のCPU11とシステム拡張ユニット3のCPU31の通信メモリアクセスの優先度制御を行う。前記基本ユニット1のCPU11とシステム拡張ユニット3のCPU31が通信メモリ25を同時にアクセスした時には、設定された優先度に基づきどちらか一方のアクセスを許可し、他方のアクセスを待たせる。

【0057】前記通信メモリアクセスシーケンサ412は、許可されたCPUの要求に基づき通信メモリ25に対してリードあるいはライトの制御信号を出力する。前

記双方向セクタ413は、調停回路410の調停結果に基づき、許可された制御手段が出力した通信メモリ25に対するアドレスを通信メモリアクセスシーケンサ412が出力するタイミング信号に同期して通信メモリ25へ出力する。そしてライト動作においては許可されたCPUがアドレスと一緒に出力する通信情報（データ）をアドレス情報と共に通信メモリ25へ出力する。また、リード動作においては許可されたCPUからの通信メモリ25に対するアドレスと通信メモリアクセスシーケンサ412が出力するタイミング信号により通信メモリ25から読み出された通信情報を入力し、許可されたCPUへ出力する。

【0058】前記ページメモリアクセス制御回路403は、図8に示すように、調停回路430、データレジスタ431、432、436、437、アドレスレジスタ433、双方向セクタ434及びページメモリアクセスシーケンサ435により構成されている。

【0059】前記調停回路430は、基本ユニット1のCPU11とシステム拡張ユニット3のCPU31のページメモリアクセスの優先度制御を行う。CPU11とCPU31がページメモリ28を同時にアクセスした時には、設定された優先度に基づきどちらか一方のCPUのアクセスを許可し、他方のCPUのアクセスを待たせる。

【0060】前記ページメモリアクセスシーケンサ435は、許可されたCPUの要求に基づきページメモリ28に対してリードあるいはライトの制御信号をアドレス制御回路26に出力する。

【0061】前記双方向セクタ434は、調停回路430の調停結果に基づき、許可されたCPUが出力したページメモリ28に対するアドレスをページメモリアクセスシーケンサ435が出力するタイミング信号に同期してアドレス制御回路26へ出力する。そしてライト動作においては許可されたCPUがアドレスと一緒に出力する情報（データ）をアドレス情報と共にデータ制御回路27へ出力する。また、リード動作においては許可されたCPUからのページメモリ28に対するアドレスとページメモリアクセスシーケンサ435が出力するタイミング信号によりページメモリ28から読み出された情報（データ）をデータ制御回路27を介して入力し、上記許可されたCPUへ出力する。

【0062】前記データレジスタ431及びデータレジスタ432は、基本ユニット1がページメモリ28をアクセスするときにデータを一時的蓄えるレジスタであり、前記アドレスレジスタ433は基本ユニット1が出力するページメモリ28のアドレスを一時的に記憶しておくレジスタである。

【0063】ここで、基本ユニット1がデータレジスタ431を使用してページメモリ28をアクセスする場合は、基本ユニット1が出力したアドレスがアドレスレジ

スタ433に一時的に蓄えられ、アドレス制御回路26を介してページメモリ28へ出力される。これに対して基本ユニット1がデータレジスタ432を使用してページメモリをアクセスする場合、基本ユニット1が出力するアドレスは無視され、アドレス制御回路26のアドレス発生部が設定情報に基づいてアドレスをページメモリ28に出力する。

【0064】また前記データレジスタ436及びデータレジスタ437は、システム拡張ユニット3がページメモリ28をアクセスするときにデータを一時的に蓄えるレジスタであり、システム拡張ユニット3がページメモリ28をアクセスする場合は2つのレジスタ共アドレス制御回路26のアドレス発生部が設定情報に基づいてアドレスをページメモリ28に出力する。

【0065】基本ユニット1のシステムDMAコントローラ23は基本部システムバス22上のデバイス間のデータ転送を基本ユニット1のCPU11を介在せずにハード的に高速に転送するためのコントローラである。

【0066】前記システムDMAコントローラ23を使用してデータ転送を行う処理としては、FAX送受信処理におけるページメモリ28とFAXユニット8間の圧縮データ（コードデータ）の転送、ページメモリ28上のイメージをコントロールパネル12に表示するためのページメモリ28とコントロールパネル12間のイメージデータの転送、操作画面をコントロールパネル12に表示するためのシステムメモリ24とコントロールパネル12間のデータ転送等がある。

【0067】前記ページメモリ28のアドレスを生成するアドレス制御回路26は、図9に示すように、画像バスからのリクエストによって各種の転送シーケンスを実行する転送制御シーケンサ610、画像バスのリクエストとシステムバスのリクエストを調停を行う調停部611、画像バスからの転送において複数チャンネルの各種メモリアドレスを発生するアドレス発生部612、このアドレス発生部612から出力されるアドレスとシステムアドレスとを切り換えるセクタ613、DRAMのアドレス及び制御信号を発生するDRAM制御部614から構成されている。

【0068】前記アドレス制御回路26は、画像バス及びシステムバスの2系統からメモリ・アクセス・リクエストを受け付ける。このリクエストは調停部611により調停が行われ、調停に勝った側のデータ転送処理が行われる。

【0069】システムバス側のリクエストが調停に勝った場合、セクタ613によって選択されたシステムアドレスはDRAM制御部614に入力される。DRAM制御部614は入力されたアドレスをDRAMのアドレスに変換すると共に、リード、ライトに必要な制御信号を発生する。

【0070】また、転送制御シーケンサ610には画像

バスからリクエストと共にアドレスチャンネル信号が入力され、アドレス発生部612内の複数のアドレス発生器から1つを選択する。画像バス側のリクエストが調停に勝つと、選択されたチャンネルのメモリアドレスがアドレス発生部612から出力され、DRAM制御部614に入力される。

【0071】前記アドレス発生部612は、図10に示すように、4チャンネルの2次元アドレス発生器631、632、633、634、2チャンネルのFIFOアドレス発生器635、636及び転送シーケンサからのチャンネルセレクト信号によって、それらの発生するメモリアドレスの内の1つを選択するセクタ637により構成されている。

【0072】前記各2次元アドレス発生器631～634は、各種のアドレスが発生可能である。例えば図11の(a)に示すように、転送制御シーケンサからのクロックに同期してX方向にアドレスを順次発生することも可能である。また、パラメータを変更することによって図11の(b)に示すように、Y方向の逆にアドレスを順次発生することも可能である。

【0073】さらに、スタートアドレスや1ラインの主走査幅(XW)も原稿の紙サイズに応じて任意の設定が可能である。このような各種のアドレスの発生可能な2次元アドレス発生器を使用することによって、ページメモリ28の任意の矩形領域に対する転送、回転読み出しや繰り返し読み出し、また、2次元アドレス発生器を2チャンネル使用することによって、ページメモリ28の任意の領域間で画像の移動、回転、縦横変換、繰り返し、鏡像等の画像編集が可能である。

【0074】FIFOアドレス発生器635、636は、ページメモリ28をFIFOメモリとして使用するためのFIFOアドレス、FIFO制御に必要なステータスを発生する。

【0075】ステータスとしては、FIFOフル(FIFO領域が未読出しのデータで満杯の状態)、FIFOエンプティ(FIFO領域に未読出しのデータがない状態)がある。また、システムCPU11からFIFOのレジスタを読み出すことによって、FIFOに入っているデータ量及び空き容量を知ることが出来る。

【0076】これらのステータスを用いてFIFO制御を行うことで、画像バス29のデバイスからデバイス、または、画像バス29のデバイスからシステムバス22へ転送する際に、それぞれの転送速度や、転送タイミングの差をFIFOメモリで吸収することができ、高速なデータ転送が可能である。

【0077】また、FIFOアドレス発生器635、636はFIFO制御を行わない場合、1チャンネルにつき2チャンネル分の1次元アドレス発生器として使用することが可能である。

【0078】図31を参照してFIFOアドレス発生器

635、636の詳細な構成について説明する。FIFOアドレス発生器は、1次元アドレス発生器チャンネルA4601、チャンネルB4603、それぞれの1次元アドレス発生器に対してスタートアドレスを与えるスタートアドレス設定器A4602、B4604、FIFOステータス発生器4605、FIFO領域サイズ設定器4606より構成される。

【0079】1次元アドレス発生器4601は1回の転送が終わる度に、カウントup信号によってカウントアップされる。従って、メモリの連続したアドレスに対してデータの書き込みもしくは読み出しを行うことができる。

【0080】また、アドレス発生器は635、635は連続した1次元のアドレスを発生するモードと、スタートアドレスからFIFO領域のサイズにアドレスが達すると次の転送ではアドレスがスタートアドレスに戻るループ状のアドレスを発生するFIFOアドレスモードの2つのモードがある。

【0081】FIFOアドレスモードでは1つのチャンネルでFIFO制御に対する書き込みアドレスを発生し、もう1つのチャンネルではFIFO制御に対するアドレスを発生する。

【0082】FIFOステータス発生器は2つのチャンネルのアドレス及びFIFO領域のサイズからFIFO領域のデータの状態を示すステータスを発生する。ステータスとしてはFIFOフル、FIFOエンプティの2つがある。

【0083】FIFOフルはFIFO領域に未読み出しのデータ満杯になった状態を示し、これ以上新たにデータを書き込むことが出来ないため、このFIFOフル信号を用いてデータの書き込みを禁止する。

【0084】FIFOエンプティはFIFO領域に未読み出しのデータが無い状態を示し、これ以上データを読み出さることが出来ないため、このFIFOエンプティ信号を用いてデータの読み出しを禁止する。

【0085】このようにFIFOアドレスモードを用いて転送制御をすることによって、メモリの一部をFIFO領域として使用し、書き込み及び読み出しの速度差を吸収する事により高速なデータ転送を行うことができる。

【0086】図12はページメモリ28を2次元アクセスする場合の概念図である。ページメモリ28の1回のアクセス幅(図の場合は64ビット)を1カラムとすると、1ラインは1カラムの整数倍によって構成されている。また、同じラインに於いてX方向に連続なカラムはページメモリ28のリニア・アドレスが連続で、ラインの最終カラムと、次のラインの先頭カラムのリニア・アドレスは連続している。

【0087】図13は、図12のページメモリ28の2次元メモリをリニア・アドレスに書き表わしたものである。前記データ制御回路27は、図14に示すように、システム基本ユニット2内の画像バス29上のデバイス

間のデータ転送、および画像バス29上のデバイスとページメモリ28間のデータ転送を制御する画像データ転送制御部701、ビットブロック転送及び種々のラスタオペレーション(論理演算)を実行するイメージ処理部702、基本ユニット1のCPU11あるいはシステム拡張ユニット3のCPU31が前記システム制御回路21を介してページメモリ28をアクセス(リード/ライト)するときのデータをインタフェースするシステムインターフェース703、ページメモリ28への書き込み処理において前記アドレス制御回路26のページメモリアクセス調停結果に基づいて前記画像データ転送制御部701を介して送られてくる画像バス29上のデバイスからのデータか、あるいはシステムインターフェース703を介して送られてくるCPU(基本ユニット1のCPU11あるいはシステム拡張ユニット3のCPU31)からのデータかを選択するセレクタ704、ページメモリ28からのデータの読み出し処理において前記アドレス制御回路26のページメモリアクセス調停結果に基づいて前記画像データ転送制御部701を介した画像バス29上のデバイスへデータを送るか、あるいはシステムインターフェース703を介したCPU(基本ユニット1のCPU11あるいはシステム拡張ユニット3のCPU31)へデータを送るかを選択するセレクタ705で構成されている。

【0088】次に、図14に示した前記画像データ転送制御部701の制御について説明する。画像データ転送制御部701が制御する画像データの転送形態には次の2つの形態がある。

【0089】1つの形態はシステム基本ユニット2の画像バス29上のI/Oデバイス間のデータ転送で、ソース(転送元)/ディスティネーション(転送先)とも画像バス29上にあり、ソースから画像データ転送制御部701内のデータバッファにデータを取り込むリードサイクルとデータバッファ上のデータをディスティネーションに書き込むライトサイクルの2サイクルで構成される。

【0090】もう1つの形態はシステム基本ユニット2の画像バス29上のI/Oデバイスとページメモリ28間のデータ転送で、I/Oデバイスと画像データ転送制御部701内のデータバッファ間のデータ転送サイクルと、データバッファとページメモリ28間のデータ転送の2つのサイクルで構成される。

【0091】ページメモリ28とデータバッファ間は画像バス29と独立なため、2つのサイクルは並行して動作することが可能となっている。また画像データ転送制御部701は上記した2つの形態のデータ転送を8チャンネル指定することが可能で、同時に8チャンネルのデータ転送が可能となっている。

【0092】前記画像データ転送制御部701は、図15に示すように、データバッファ740、画像バス優先

度制御部741、転送制御シーケンサ742、ページメモリ優先度制御部743、ページメモリタイミング制御部744、ターミナルカウンタ745、割込制御部746、制御バスインターフェース747、パラメータレジスタ748及びI/Oバッファ749により構成されている。

【0093】前記データバッファ740はデータ転送においてソースからのデータを一時的に格納しておくデータレジスタをチャンネル数分有する。前記画像バス優先度制御部741は、画像バス29上のデバイスからのデータ転送リクエスト(REQ)を入力し、所定の優先度制御によりデータ転送を許可するデバイスを決定し、許可されたデバイスにデータ転送を開始を通知(ACK)する。

【0094】前記転送制御シーケンサ742は、前記画像バス優先度制御部741の優先度制御結果に基づいて決定したソースデバイスとディスティネーションデバイス間のデータ転送のタイミング信号を生成し画像バス29に出力する。

【0095】前記ページメモリ優先度制御部743は、データバッファ740が出力するリクエスト信号を入力し、ページメモリ28とデータバッファ740との間のデータ転送チャンネルを所定の優先度に基づいて決定する。

【0096】前記ページメモリタイミング制御部744は、ページメモリ優先度制御部743の優先度制御結果に基づいて決定した転送チャンネルのページメモリ28とデータバッファ740間のデータ転送のタイミング信号を生成しアドレス制御回路26に出力する。データバッファ740からの転送リクエスト信号は、ページメモリ28へのライト処理においては画像バス29上のデバイスからのデータがデータバッファ740内に格納されている状態のときに、ページメモリ28からのデータのリード処理においてはデータバッファ740内にデータが格納されていない状態のときに、ページメモリ優先度制御部743に出力される。

【0097】前記パラメータレジスタ748は、転送チャンネル毎の転送元、転送先、転送バイト数、転送終了時の割り込み処理の有無等を設定しておくレジスタである。前記画像バス29は、32ビットのデータ幅を有し、1画素のビット幅によらず常に32ビットのデータ転送が行われる。例えばスキャナ13から2値(1ビット/画素)のデータをページメモリ28へ書き込む場合は、画像バス29上は32画素データが一度に画像データI/F210から画像データ転送制御部701を介してページメモリ28へ転送され、また多値(4ビット/画素)のデータをページメモリ28へ書き込む場合は、8画素のデータが画像バス29上を一度に転送される。データの32ビット化は画像バス29上の各デバイスで1画素のビット数に応じてそれぞれ行われる。

【0098】前記画像バス29上のデータ転送優先度制御はプリンタ15への出力、スキャナ13からの入力処理のように、データ転送を途中で停止したり、待たせたりできないデバイスからの転送リクエストを優先的に許可し、圧縮/伸長処理や解像度変換処理のようにデータ転送を待たせることが可能なデバイスの転送リクエストは優先度の高いデバイスからの転送リクエストがないときのみ許可するというようにデバイスの性質により優先度を決定するように決められている。

【0099】ところで、図2のシステムバス16にはタイマ900が接続される。このタイマ900はタイマー制御部901、基準クロック発生回路902、基準クロック分周回路903、ダウンカウンタ904で構成される。

【0100】タイマー制御部901はシステムCPU11からシステムバス16を介して、基準クロック分周回路902の分周比設定、ダウンカウンタ904のカウンタ開始及び停止の制御を行う。

【0101】また、タイマー制御部901はダウンカウンタ904から出力されるキャリーダウン信号によりシステムCPU11に対して割り込み信号を発生することが可能である。

【0102】基準クロック発生回路902は水晶発振器により25MHzの正確な方形波を発生する。基準クロック分周回路903はシステムCPU11からの設定により、基準クロックを1/1から1/65536までの任意の分周比で1/nの周波数に分周する。

【0103】ダウンカウンタ904は32ビットのバイナリ・ダウンカウンタで分周クロックに同期してカウントダウンされる。このダウンカウンタ904の初期値はシステムCPU11よりシステムバス16を介して設定される。

【0104】また、ダウンカウンタ904にキャリーダウン(0からの繰り下がり)が生じると前回システムCPU11によって設定された初期値が自動的に設定される。このダウンカウンタ904の値はシステムCPU11からシステムバス16を介していつでも読み出すことができる。

【0105】また、ダウンカウンタ904のカウントダウンの開始及び停止はタイマー制御部901から出力されるカウントイネーブル信号によって制御される。次に、図15の画像バス優先度制御部741の詳細な構成について図17を参照して説明する。画像バス優先度制御部741は画像バス転送リクエスト調停部、910、8チャンネル分のリクエストマスク回路911、8チャンネル分のリクエスト発生部912により構成される。

【0106】リクエスト発生部912は8チャンネルの転送チャンネルごとに独立している。各チャンネルのリクエスト発生部912には画像バス転送リクエスト信号とチャンネルバッファステータスが入力され、両者の条

件が満たされたとき内部の有効な転送リクエストを発生する。ここで、画像バス転送リクエスト信号は画像バス29に接続されたデバイスが画像バス29でのデータ転送を要求する際にアクティブにされる信号である。チャンネルバッファステータスは、各転送チャンネルのデータ受け渡し用のデータバッファ740の状態を表す信号で、そのチャンネルのデータバッファに有効なデータが入っていない“エンブティ”の状態及び有効なデータが入っている“フル”の2つの状態がある。

【0107】画像バス29のデバイスからデータバッファ740へのデバイス・リード転送の場合、転送したいチャンネルのデータバッファのバッファステータスが“エンブティ”でかつデバイスからそのチャンネルに対するリクエスト信号がアクティブな時、リクエスト発生部911より内部の有効な転送リクエストが発生する。

【0108】また、データバッファ740から画像バスのデバイスへのデバイス・ライト転送の場合、転送したいチャンネルのデータバッファに有効なデータがありバッファステータスが“フル”でかつデバイスからそのチャンネルに対するリクエスト信号がアクティブな時、リクエスト発生部912より内部の有効な転送リクエストが発生する。

【0109】リクエストマスク回路911は前段のリクエスト発生部で作られた転送リクエストを有効にするか否かを制御している。転送チャンネル・イネーブルはそのチャンネルの転送の許可・非許可を決定する。

【0110】TCマスクは転送量制御を行うためのもので、ターミナルカウンタ745に予め転送したいワード数を設定し、所定のワード数を転送し終わるとTCマスクがアクティブになりそのチャンネルの転送が禁止される。この転送量制御を行わない場合は設定によりTCマスクを常に非アクティブにしておく。

【0111】FIFO制御マスクはFIFO制御を行う際にそのチャンネルの転送許可・禁止を制御しており、FIFO制御マスクはアクティブで転送禁止、非アクティブで転送許可となる。

【0112】FIFO制御をFIFOアドレス発生器635、636からのFIFOステータスで行うか、ターミナルカウンタ745の転送比較器の比較結果で行うかまたはFIFO制御を行わないかはシステムCPU11からの設定により選択する。FIFO制御を行わない場合は設定によりFIFO制御マスクを常に非アクティブにしておく。

【0113】画像バス転送リクエスト調停部910はリクエストマスク回路911が発生する8チャンネル分の転送リクエストを調停し1チャンネルを選択し、選択されたチャンネルのデバイスに対しリクエストが受け付けられ転送を許可したことを示す画像バス転送アクノリッジ信号を出力する。このアクノリッジ信号を受け取ったデバイスは画像バス29上でデータ転送を行う。

【0114】複数のチャンネルから転送リクエストが発生した場合に行う調停の優先度制御はチャンネル1から8をリング状に並べたときに前回転送を行ったチャンネルの優先度が最も低くなるラウンドロビン制御を行っている。よって、8チャンネル全てが転送リクエストを出し続けていても8回転送が行われる内に必ず順番が回ってくるため各チャンネル均等に転送が行われる。

【0115】次に、図15のページメモリ優先度制御743の詳細な構成を図18を参照して説明する。このページメモリ優先度制御部743はページメモリ転送リクエスト調停部921、8チャンネル分のリクエストマスク回路922、8チャンネル分のリクエスト発生部923により構成される。

【0116】リクエスト発生部923は8チャンネルの転送チャンネルごとに独立している。各チャンネルのリクエスト発生部923にはチャンネルバッファステータスが入力され、チャンネルバッファステータスの条件が満たされたとき内部の有効な転送リクエストを発生する。

【0117】チャンネルバッファステータスは各転送チャンネルのデータ受け渡し用のデータバッファ740の状態を表す信号で、そのチャンネルのデータバッファに有効なデータが入っていない“エンブティ”の状態及び有効なデータが入っている“フル”の2つの状態がある。

【0118】ページメモリ404からデータバッファ740へのメモリ・リード転送の場合、転送したいチャンネルのデータバッファのバッファステータスが“エンブティ”つまりデータの受け取りが可能な時、リクエスト発生部より内部の有効な転送リクエストが発生する。

【0119】また、データバッファ740からページメモリ404へのメモリ・ライト転送の場合、転送したいチャンネルのデータバッファに有効なデータがありバッファステータスが“フル”である時、リクエスト発生部923より内部の有効な転送リクエストが発生する。

【0120】リクエストマスク回路922は前段のリクエスト発生部で作られた転送リクエストを有効にするか否かを制御している。転送チャンネル・イネーブルはそのチャンネルの転送の許可・非許可を決定する。

【0121】TCマスクは転送量制御を行うためのもので、ターミナルカウンタ745に予め転送したいワード数を設定し、所定のワード数を転送し終わるとTCマスクがアクティブになりそのチャンネルの転送が禁止される。転送量制御を行わない場合は設定によりTCマスクを常に非アクティブにしておく。

【0122】FIFO制御マスクはFIFO制御を行う際にそのチャンネルの転送許可・禁止を制御しており、FIFO制御マスクはアクティブで転送禁止、非アクティブで転送許可となっている。

【0123】FIFO制御をFIFOアドレス発生器6

10

20

30

40

50

35, 636からのFIFOステータスで行うか、ターミナルカウンタ745の転送比較器の比較結果で行うかまたはFIFO制御を行わないかはシステムCPU11からの設定により選択する。FIFO制御を行わない場合は設定によりFIFO制御マスクを常に非アクティブにしておく。

【0124】ページメモリ転送リクエスト調停部921はリクエストマスク回路922が発生する8チャンネル分の転送リクエストを調停し1チャンネルを選択し、選択されたチャンネルに設定されているアドレス発生器の選択信号(RCHN)をアドレス制御部26に出力する。

【0125】複数のチャンネルから転送リクエストが発生した場合に行う調停の優先度制御はチャンネル1から8をリング状に並べたときに前回転送を行ったチャンネルの優先度が最も低くなるラウンドロビン制御を行っている。よって、8チャンネル全てが転送リクエストを出し続けても8回転送が行われる内に必ず順番が回ってくるため各チャンネル均等に転送が行われる。

【0126】次に、図15のターミナルカウンタ745の詳細な構成について図19を参照して説明する。ターミナルカウンタ745は各チャンネル毎の転送ワード数をカウントするもので、カウントダウン信号発生部931、8チャンネル分の転送ワード数カウンタ932、2チャンネルに1つ接続されている4つの転送数比較器933により構成されている。

【0127】カウントダウン信号発生部931は画像バス優先度制御部741の調停結果に基づいた転送チャンネル信号及び選択されたチャンネルの転送ワード数カウンタ932に対して転送終了信号に従ってカウントダウン信号を出力する。

【0128】転送ワード数カウンタ932はそのチャンネルの画像バス29の1転送が終了する度にカウントダウンされる32ビットのバイナリ・ダウンカウンタである。ここで、カウンタ745の初期値はシステムCPU11よりシステムバス16を介して設定される。キャリアダウン(0からの繰り下がり)が生じるとターミナルカウント信号が出力される。

【0129】転送ワード数カウンタ932の値はシステムCPU11からシステムバス16を介していつでも読み出すことができる。割り込みマスク回路934は8チャンネル分のターミナルカウント信号に対してシステムCPUへの割り込みの許可・非許可を行い、それらの論理和をとり1本にまとめたものをターミナルカウント割り込み信号として出力する。各チャンネルの許可・非許可の設定はシステムCPU11より行う。

【0130】転送数比較器933は2つのチャンネルの転送ワード数を比較し転送ワード数が等しいとき比較結果として出力をアクティブにする。この比較結果は2つのチャンネル間でFIFO制御を行う際の制御信号とし

て用いられる。

【0131】次に、上記のように構成された本発明の一実施例の動作について説明する。まず、スキャナ13からページメモリ28へ画像データを入力する基本動作について説明する。スキャナ13が読み取った原稿の8bit/画素の画像出力データは、画像処理回路14を通じて8bit/画素または4bit/画素または2bit/画素または1bit/画素のスキャナ画像データとして画像データインターフェース210へ転送され、その画像データインターフェース210内部でスキャナ画像データの複数画素(4, 8, 16, 32画素)を集め、32bit単位の転送データとして画像バス29を介してデータ制御回路27へDMA転送される。

【0132】データ制御回路27はアドレス制御回路26で発生するページメモリ28のアドレスに32bitのスキャナ画像データの書き込みを行なっている。次に、ページメモリ28上の画像データを圧縮する処理について説明する。ページメモリ28は画像データを記憶する画像領域と圧縮された符号データを記憶する符号領域に論理的に区別されている。

【0133】画像データ転送制御部701に転送経路としてページメモリ28の画像領域から圧縮伸長回路211の画像入力と、圧縮伸長回路211の符号出力からページメモリ28の符号領域への2チャンネルを設定する。

【0134】また、符号出力の転送先をハードディスクインターフェース34や光ディスクインターフェース37とすることにより、よりビット単価の低い記録媒体に大量の画像を記録することができる。

【0135】圧縮伸長回路211に圧縮処理の諸設定を行った後、符号化開始指令を実行する。画像データはページメモリ28から読み出され圧縮伸長回路211に入力される。圧縮伸長回路211は画像を符号化し符号をページメモリ28の符号領域に出力する。

【0136】次に、符号化された画像データのページメモリ28への伸長処理について説明する。画像データ転送制御部701に転送経路としてページメモリ28の符号領域から圧縮伸長回路211の符号入力と、圧縮伸長回路211の画像出力からページメモリ28の画像領域への2チャンネルを設定する。また、符号入力の転送元をハードディスクインターフェース34や光ディスクインターフェース37とすることにより、よりビット単価の低い記録媒体に蓄積された大量の画像を記録することができる。

【0137】圧縮伸長回路211に伸長処理の諸設定を行った後、復号化開始命令を実行する。符号データはページメモリ28から読み出され圧縮伸長回路211に入力される。そして、圧縮伸長回路211は画像を復号化し画像データをページメモリ28の画像領域に出力する。



【0138】次に、ページメモリ28からプリンタ15へのプリンタ出力動作について説明する。まず、ページメモリ28からプリンタ15へ画像データを出力する。アドレス制御回路26で発生するページメモリ28のアドレスで指定された32bit単位の画像データはデータ制御回路27へ転送された後、画像バス29を介して画像データインターフェース210へDMA転送される。

【0139】画像データインターフェース210の二部では32bitの画像データからプリンタ15へ出力するための1画素のビット数4bit/画素または2bit/画素または1bit/画素に変換を行い、画像処理部14を通じてプリンタ15へ転送出力される。

【0140】以上のようにして、スキャナ13からページメモリ28への画像入力動作、ページメモリ28上の画像データ圧縮処理、符号化された画像データのページメモリ28への伸長処理、ページメモリ28からプリンタ15へのプリンタ出力動作という基本動作が行われる。

【0141】次に、電子ソートについて、図20を参照して説明する。電子ソートはソートの対象となる複数の原稿を読み取り、半導体メモリやハードディスク・光ディスクなどの記憶装置に一旦蓄積し、蓄積された画像を任意の順序で任意の枚数出力するものである。そうすることによって、後から入力したページを先に出力して印字出力のページ順序を整えたり、ページ順序になったものを複数部出力するといったことが可能となる。図20は電子ソートの一例である、図のように4枚の原稿を順に入力すると、グループ出力の場合、一番最後に入力された原稿から順に必要な部数ずつ出力していく。用紙は後から出力されたものが詰まれていくため、一番はじめに入力された原稿が一番上に詰まれて出力される。

【0142】一方、ソート出力の場合、原稿入力と逆の順序で1部ずつ出力し、それを必要部数分繰り返す。ここで、本発明の圧縮伸張動作を説明する前に、従来の圧縮伸張動作を図34を参照して説明する。図34(a)はスキャナ入力、符号化処理のタイミングを示すものである。図34(a)に示すように、1ページ分の画像メモリを用いてスキャナで入力した画像を符号化し蓄積する場合、スキャナから画像メモリに1ページ分の画像入力が終了した後に符号化を開始し1ページ分の画像を符号化し終えた時点で次のページのスキャナ入力を開始していた。

【0143】つまり、スキャナ入力と符号化処理を逐次的に処理しているために、スキャナ入力中には符号化処理が停止し、符号化処理中にはスキャナ入力が停止していた。

【0144】従って、スキャナ入力が全く行われていない無駄な時間 $t_d$ 及び符号化処理が全く行われない無駄な時間 $t_c$ が生じてシステムの性能を落としていた。次

に、図34(b)を参照してプリンタ出力、復号化処理について説明する。図34(b)に示すように、1ページ分の画像メモリを用いて符号として蓄積されている画像を復号化しプリンタ出力する場合、1ページ分の復号化処理が終了した後にプリンタ出力を開始し1ページ分の画像のプリンタ出力が終えた時点で次のページの復号化処理を開始していた。

【0145】つまり、プリンタ出力と復号化処理を逐次的に処理しているために、プリンタ出力中には復号化処理が停止し、復号化処理中にはプリンタ出力が停止していた。

【0146】従って、プリンタ出力が全く行われない無駄な時間 $t_p$ 、復号化処理が全く行われない無駄な時間 $t_u$ が生じてシステムの性能を落としていた。本発明は上述した無駄な時間 $t_d$ 、 $t_c$ 、 $t_p$ 、 $t_u$ をできるだけ短縮するために、符号化処理及び復号化処理を先行スタートさせている。このような先行スタートの制御はソフトウェア及びハードウェアにより制御可能であるが、ソフトウェア制御による符号化及び復号化処理の先行スタート処理から説明する。

【0147】まず、本発明によるスキャナ入力、符号化処理について説明する。本発明はスキャナ13から入力された1頁分の画像データがページメモリ28に格納される前に符号化処理を開始することにより、1ページ分の画像のスキャナ入力開始から符号化処理終了までのトータルの処理時間の短縮を行っている。

【0148】しかし、図21(a)に示すように、符号化処理の先行スタートを行うためにはスキャナ13からページメモリ28への画像データ書き込みを符号化画像データの読み出しが追い越さないように制御する必要がある。仮に、読み出しが書き込みを追い越したとすると画像メモリに残っていた全く関係の無い画像を符号化してしまうことになる。

【0149】このような追い越しを防止する条件について図22(a)を参照して説明する。一般に、符号化処理時間は画像の特徴によって異なるが、あらゆる画像の中で1ページの符号化処理時間が最も短いものを最小符号化時間 $D_{min}$ と呼ぶことにする。符号化処理がスキャナ入力を追い越さないためには、スキャナ入力終了時刻 $t_e$ より最小符号化時間 $D_{min}$ さかのぼった時刻より後の時刻に符号化処理を開始すればよい。

【0150】たとえ符号化処理時間が最小符号化時間 $D_{min}$ であってもスキャナ13の入力終了より先に符号化処理が終了することはない。よって、従来の逐次処理に比較して最小符号化処理時間 $D_{min}$ の分だけトータルの処理時間を短縮することができる。

【0151】以上のような論理に従って、追い越しを防止する第1の手法について図23のフローチャートを参照して説明する。この図23のフローチャートは符号化処理の開始タイミングをスキャナ13からページメモリ

28に転送される転送ワード数を監視することによって決めている。

【0152】まず、画像サイズ及び原稿の姿勢（立て置き、横置き）毎の最小符号化時間ならびにスキャナ入力終了時刻より最小符号化時間さかのぼった時刻におけるスキャナ転送ワード数（Nsとする）を予め調べておく。

【0153】そして、図23に示すように、スキャナ13からの画像データの読取りを開始する（ステップS1）。そして、一定周期でスキャナ転送ワード数カウンタ932に計数されるスキャナ転送ワード数をリードし（ステップS2）、その計数値がスキャナ転送ワード数Nsより大きくなったかを判定する（ステップS3）。このステップS3の判定で「YES」、つまりスキャナ転送ワード数がNsより大きくなった場合、符号化処理が開始される（ステップS4）。

【0154】そして、1ページの符号化処理が終了したかいないかが判定される（ステップS5）。このステップS5の判定で「YES」と判定された場合には、続く原稿があるかどうか判定される（ステップS6）。

【0155】このステップS6の判定で、「YES」と判定された場合には、前述したステップS1の処理に戻ってスキャナ13がスタートされて、次の原稿を画像データをページメモリ28に読み込む処理が行われる。以上のようにして、符号化処理された画像データがページメモリ28に蓄積されていく。

【0156】次に、追い越しを防止する第2の方法について図24のフローチャートを参照して説明する。この図24のフローチャートの処理は、ページメモリ28に格納されたスキャナ画像データを符号化する符号化処理の開始タイミングをスキャナ13の動作が開始されてからの時間によって決めている。まず、画像サイズ及び原稿の姿勢（立て置き、横置き）毎の最小符号化時間Dminならびにスキャナ入力開始時刻からスキャナ入力終了時刻より最小符号化時間Dminさかのぼった時刻までの時間toffset（符号化開始オフセット時間）を予め調べておく。

【0157】タイマー10のダウンカウンタ904に符号化開始オフセット時間toffsetをセットする（ステップS11）。そして、タイマー10をスタートさせると共に、スキャナ13による画像入力処理を開始させる（ステップS12、S13）。ダウンカウンタ904のセットされた符号化開始オフセット時間toffsetは分周クロックに応じてダウンカウントされる。そして、タイマー10はスキャナ入力をスタートしてから符号化開始オフセット時間toffset後にシステムCPU11に対して割り込み信号を出力する。システムCPU11はこの割り込み信号が発生したかを判定する（ステップS14）。このステップS14で「YES」と判定された場合には、システムCPU11の制御で符号化処理が開始

される（ステップS15）。

【0158】そして、1ページの符号化処理が終了したかいないかが判定される（ステップS16）。このステップS5の判定で「YES」と判定された場合には、続く原稿があるかどうか判定される（ステップS17）。

【0159】このステップS17の判定で、「YES」と判定された場合には、前述したステップS1の処理に戻ってスキャナ13がスタートされて、次の原稿を画像データをページメモリ28に読み込む処理が行われる。以上のようにして、符号化処理された画像データがページメモリ28に蓄積されていく。

【0160】次に、本発明によるプリンタ出力、復号化処理について説明する。本発明はページメモリ28に記憶されている1ページ分の画像データをプリンタ出力する途中で符号化処理を開始することによって、1ページ分の画像の復号化処理開始からプリント出力終了までのトータルの処理時間の短縮を行っている。

【0161】しかし、復号化処理の先行スタートを行うためには図21（b）に示すようにページメモリ28からプリンタ15への画像データ読み出しを復号化画像データの書き込みが追い越さないように制御する必要がある。

【0162】仮に、書き込みが読み出しを追い越したとすると、まだ読み出していない画像データに復号化された次のページの画像データを上書きすることになり出力すべき画像データが失われてしまうことになる。

【0163】このような追い越しを防止するための条件について図22（b）を参照して説明する。一般に、復号化処理時間は画像の特徴によって異なるが、あらゆる画像の中で1ページの復号化処理時間が最も短いものを最小復号化時間Pminと呼ぶことにする。この復号化処理がプリンタ出力を追い越さないためには、プリンタ出力終了時刻toより最小復号化時間Pminさかのぼった時刻より後の時刻に復号化処理を開始すればよい。

【0164】たとえ復号化処理時間が最小復号化時間Pminであってもプリンタの出力終了より先に復号化処理が終了することはない。よって、従来の逐次処理に比較して最小復号化処理時間Pminの分だけトータルの処理時間を短縮することができる。

【0165】以上のような論理に従って、追い越しを防止する第1の手法について図25のフローチャートを参照して説明する。この図25のフローチャートは復号化処理の開始タイミングをプリンタの転送ワード数を監視することによって決めている。

【0166】まず、画像サイズ及び原稿の姿勢（立て置き、横置き）毎の最小符号化時間Pminならびにプリンタ出力終了時刻toより最小復号化時間Pminさかのぼった時刻におけるプリンタ転送ワード数（Npとする）を予め調べておく。

【0167】図25に示すように、圧縮伸張回路211

による最初のページの復号化をスタートさせる(ステップS21)。そして、ページメモリ28の符号領域に符号化されて蓄積されている画像の1ページの復号化が終了したかを判定し(ステップS22)、終了したと判定された場合には、プリンタをスタートする(ステップS23)。

【0168】そして、ページメモリ28の符号領域に符号化されて蓄積されている復号があるかどうかを判定する(ステップS24)。このステップS24の判定で「NO」と判定されると、復号すべきページはないので処理を終了する。

【0169】一方、ステップS24の判定で「YES」と判定された場合には、一定周期でプリンタ転送ワード数カウンタ932をリードする(ステップS25)。そして、このプリンタ転送ワード数カウンタ932で計数されるプリンタ転送ワード数が $N_p$ より大きくなったかを判定する(ステップS26)。

【0170】このステップS26の判定で「YES」と判定されると、前述したステップS21の処理に戻って、ページメモリ28の符号領域に蓄積されている次のページの復号化処理が開始される。

【0171】追い越しを防止する第2の方法について図26のフローチャートを参照して説明する。図26のフローチャートの処理は、圧縮伸張回路211による復号化処理の開始タイミングをプリンタ15の出力が開始してから時間の時間によって決めている。まず、図22(b)に示すように、画像サイズ及び原稿の姿勢(立て置き、横置き)毎の最小復号化時間 $P_{min}$ ならびにプリンタ出力開始時刻 $t_o$ からプリンタ出力終了時刻より最小復号化時間 $P_{min}$ さかのぼった時刻までの時間 $t_{offset}$ (復号化開始オフセット時間)を予め調べておく。

【0172】まず、圧縮伸張回路211によりページメモリ28の符号領域に記憶されている蓄積された符号の最初のページの復号化を開始する(ステップS31)。そして、1ページの復号化が終了したかを判定する(ステップS32)。このステップS32の判定で「YES」と判定された場合には、タイマー10のダウンカウンタ904に復号化開始オフセット時間 $t_{offset}$ をセットする(ステップS33)。そして、タイマー10及びプリンタ15の作動を開始させる(ステップS34、S35)。

【0173】そして、ページメモリ28の符号領域に、更に復号化すべきページがあるかを判定する(ステップS36)。この判定で、ないと判定された場合には、処理を終了する。ダウンカウンタ904のセットされた符号化開始オフセット時間 $t_{offset}$ は分周クロックに応じてダウンカウントされる。そして、タイマー10はスキャナ入力をスタートしてから復号化開始オフセット時間 $t_{offset}$ 後にシステムCPU11に対して割り込み信号を出力する。システムCPU11はこの割り込み信号が

発生したかを判定する(ステップS37)。

【0174】このステップS37で「YES」と判定された場合には、システムCPU11の制御で次のページの符号化処理が開始される(ステップS31)。以上の説明はソフトウェア制御による符号化及び復号化処理の先行スタート処理であったが、続いてハードウェア制御による符号化及び復号化処理の追い越し防止処理について説明する。

【0175】まず、本発明によるスキャナ入力、符号化処理について図27(a)を参照して説明する。スキャナ入力と符号化処理を同時に開始し、スキャナ13から画像メモリへの画像データ書き込みを符号化画像データの読みだしが追い越さないようにハードウェア制御により符号化処理を制御する。

【0176】符号化処理がスキャナ入力速度より早ければ、符号化処理は常にスキャナ入力に追いついてくるため、スキャナ入力終了と同時に符号化処理も終わる。まず、符号化処理について図28のフローチャートを参照して説明する。FIFO制御をイネーブルにする(ステップS41)。そして、スキャナ13からのページメモリ28への原稿の入力を開始し(ステップS42)、ページメモリ28への符号領域への符号化を開始する(ステップS43)。

【0177】そして、ページメモリ28に記憶されている1ページの符号化が終了したかを判定する(ステップS44)。このステップS44の判定で「YES」と判定した後、次に続く原稿があるかどうかを判定する(ステップS45)。このステップS45において「YES」と判定された場合には、前述したステップS42、43の処理が繰り返し変えなされる。これを蓄積する原稿の枚数繰り返して行う。

【0178】次に、追い越しを防止する第1の方法について説明する。スキャナ13からページメモリ28への画像データ書き込みアドレスと画像メモリから符号化画像データの読み出しアドレスを比較し符号化処理を制御する。

【0179】画像メモリへの書き込み及び読み出しは、画像メモリの物理アドレスでは1次元の連続したアドレスに対して行われる。スキャナ入力の書き込みアドレスと符号化画像の読み出しアドレスを比較し、両者が等しい場合符号化画像の読み出しを禁止することによって追い越しを禁止する。

【0180】アドレスが等しくなったことは、FIFOアドレス発生器635、636のエンプティ信号により知ることができる。このエンプティ信号を画像バス調停制御741の符号化処理チャンネルのFIFOマスクに入力することで、FIFOアドレス発生器のエンプティ信号で符号化処理を禁止することができる。

【0181】以下、符号時のFIFO制御の詳細な説明を図32を参照して説明する。まず、図32(a)に示

す初期状態では、スキャナ13から何に入力されていない状態なので、FIFOの領域には読み出し可能な画像データは無くFIFOステータスはエンプティとなり符号化画像データの読み出しは禁止される。

【0182】そして、図32(b)に示すように1ページ目スキャナ入力及び1ページ目符号化が開始されると、FIFO領域にスキャナ13からの画像データが書き込まれるためFIFOステータスのエンプティ状態が解除され符号化画像データの読み出しが許可される。

【0183】そして、図32(c)に示すように、1ページ目スキャナ入力、1ページ目符号化中である場合、符号化画像データの読み出しがスキャナ入力の速度より速ければ、未読み出しの画像データが無くなり、FIFOステータスがエンプティとなり符号化画像データの読み出しが禁止される。そして、新たな画像データがスキャナから入力されるとエンプティ状態が解除され符号化画像データの読み出しが行われこれが繰り返される。

【0184】そして、図32(d)に示すように、1ページ目スキャナ入力、1ページ符号化が終了した場合、1ページ分の画像の入力が終了すると、符号化画像データがFIFO領域からなくなった時点で1ページ分の符号化も終了する。

【0185】次に、追い越しを禁止する第2の手法について説明する。この手法は、スキャナ13からページメモリ28への画像データ書き込み転送ワード数と画像メモリから符号化画像データの読み出し転送ワード数を比較し、両者が等しい場合符号化画像の読み出しを禁止することによって追い越しを禁止するようにしている。

【0186】転送ワード数が等しくなったことは、ターミナルカウンタ745の転送数比較器の出力信号がアクティブになることにより知ることができる。この転送数比較器の出力信号を画像バス調停制御741の符号化処理チャンネルのFIFOマスクに入力することで復号化処理を禁止することができる。

【0187】次に、本発明によるプリンタ出力、復号化処理について図27(b)を参照して説明する。プリンタ出力と復号化処理を同時に開始し、画像メモリからプリンタへの画像データ読み出しを書き込みを復号化画像データの書き込みが追い越さないようにハードウェア制御により復号化処理を制御する。

【0188】復号化処理がプリンタ出力速度より早ければ、復号化処理は常にプリンタ出力に追いついてくるため、プリンタ出力終了と同時に復号化処理も終了する。まず、復号化処理について図29のフローチャートを参照して説明する。まず、FIFO制御をイネーブルにする(ステップS51)。そして、最初のページの復号化処理をスタートする(ステップS52)。そして、1ページの復号化が終了したか否かを判定する(ステップS53)。

【0189】このステップS53で「YES」と判定さ

れた場合には、プリンタ15への出力が開始される(ステップS54)。次に続くページの符号があるかを判定する(ステップS55)。このステップS55の判定で「YES」と判定された場合には、ステップS52の次のページの復号化処理が開始される。

【0190】次に、追い越しを防止する第1の方法について説明する。基本的に、ページメモリ28からプリンタ15への画像データ読み出しアドレスと画像メモリへの復号化画像データの書き込みアドレスを比較し復号化処理を制御する。

【0191】ページメモリ28への書き込み及び読み出しは、ページメモリ28の物理アドレスでは1次元の連続したアドレスに対して行われる。また、プリンタ15の出力の読み出しアドレスと復号化画像の書き込みアドレスを比較し、両者が等しい場合復号化画像の読み出しを禁止することによって追い越しを禁止する。アドレスが等しくなったことは、FIFOアドレス発生器635、636のフル信号により知ることができる。

【0192】このフル信号を画像バス調停制御741の復号化処理チャンネルのFIFOマスクに入力することで、FIFOアドレス発生器のフル信号で復号化処理を禁止することができる。

【0193】このような復号化時のFIFO制御の詳細な説明を図33を参照して説明する。まず、図33

(A)の初期状態では、復号が行われていないため、FIFO領域に読み出す画像データがなくFIFOステータスはエンプティ状態、プリンタ15は停止状態。

【0194】次に、図33(B)に示すように1ページ目復号化を開始すると、FIFO領域に復号化された画像データはページメモリ28に書き込まれてゆく。そして、図33(C)に示すように1ページ目の復号化終了すると、1ページ分の復号化終了するとFIFO領域に空き領域がなくなり、FIFOステータスがフルになり符号化画像データの書き込みが禁止され復号化が停止する。

【0195】次に、図33(D)に示すように、1ページ目の符号化画像データのプリンタ15への出力、2ページ目復号化が同時に開始される。プリンタ15への出力を開始するとFIFO領域に空き領域が生じFIFOステータスのフルが解除され空き領域がなくなるまで2ページ目の復号化画像データの書き込みが行われる。

【0196】そして、図33(E)に示すように、1ページ目のプリンタ15への出力が終了するとプリンタは停止し、2ページ目の復号化画像データでFIFO領域が満杯になりFIFOステータスがフルになり2ページ目の復号化が終了する。

【0197】以下、図33(F)に示すように、2ページ目のプリンタ15への出力及び3ページ目の復号化が開始される。以降、プリンタ出力と次のページの復号化を同時に行うことが繰り返される。

10

20

30

40

50

【0198】次に、追い越しを防止する第2の方法について説明する。この方法は、ページメモリ28からプリンタ15への画像データ読み出し転送ワード数とページメモリ28への復号化画像データの書き込み転送ワード数を比較し、両者が等しい場合復号化画像の読み出しを禁止することによって追い越しを禁止するようにしている。ここで、転送ワード数が等しくなったことは、ターミナルカウンタ745の転送数比較器の出力信号がアクティブになることにより知ることができる。この転送数比較器745の出力信号を画像バス調停制御741の符号化処理チャンネルのFIFOマスクに入力することで復号化処理を禁止することができる。

【0199】なお、上記実施例ではスキャナ13で読取った画像データのページメモリ28への書き込み及びその符号化、ページメモリ28への符号データの復号化及びプリントを別々に説明したが、ページメモリ28を2頁分設ければスキャナ13で読取った画像データのページメモリ28への書き込み及びその符号化、ページメモリ28への符号データの復号化及びプリントを同時に行うことにより、最小符号化時間Dmin及び最小復号化時間Pminを加算した時間だけ短縮することができる。

【0200】

【発明の効果】以上詳述したように本発明によれば、読取り手段から画像メモリへの画像データの書き込み及びその画像データを読み出して符号化する符号化手段あるいは符号メモリから画像メモリへの復号化及びその画像データを読み出して画像形成する画像形成を同時進行させるようにしたので、画像メモリへの画像データの読み込み、その画像データの符号化、その符号データの復号化、その復号化された画像データを読み出して画像形成を行う一連の画像形成処理時間を画像メモリの容量を増加させないで短縮することができる画像形成装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の一実施例を示す全体のブロック図。

【図2】同実施例の基本ユニットの構成を示すブロック図。

【図3】同実施例のシステム基本ユニットの構成を示すブロック図。

【図4】同実施例のシステム拡張ユニットの構成を示すブロック図。

【図5】図2の画像処理回路の構成を示すブロック図。

【図6】図3のシステム制御回路の構成を示すブロック図。

【図7】図6の通信メモリアクセス制御回路の構成を示すブロック図。

【図8】図6のページメモリアクセス制御回路の構成を示すブロック図。

【図9】図3のアドレス制御回路の構成を示すブロック図。

【図10】図9のアドレス発生部の構成を示すブロック図。

【図11】図9のアドレス発生部のアドレス発生方向の例を示す図。

【図12】図3のページメモリを2次元アクセスする場合の概念を示す図。

【図13】図3のページメモリの2次元アクセスをリニア・アドレスで表わした図。

【図14】図3のデータ制御回路の構成を示すブロック図。

【図15】図14の画像データ転送制御部の構成を示すブロック図。

【図16】タイマーの構成を示す図。

【図17】図15の画像バス優先度制御部の詳細な構成を示す図。

【図18】図15のページメモリ優先度制御部の詳細な構成を示す図。

【図19】図15のターミナルカウンタの詳細な構成を示す図。

【図20】電子ソートの一例を示す図。

【図21】ページメモリのアクセスを説明するための図。

【図22】ソフト制御によるスキャナ入力、符号化処理、プリンタ出力、復号化処理を示す図。

【図23】符号化制御を示すフローチャート。

【図24】符号化制御を示すフローチャート。

【図25】復号化制御を示すフローチャート。

【図26】復号化制御を示すフローチャート。

【図27】ハード制御によるスキャナ入力、符号化処理、プリンタ出力、復号化処理を示す図。

【図28】符号化制御を示すフローチャート。

【図29】復号化制御を示すフローチャート。

【図30】電子ソートを示す図。

【図31】図10のFIFOアドレス発生器の詳細な構成を示す図。

【図32】符号化時のFIFO制御を示す図。

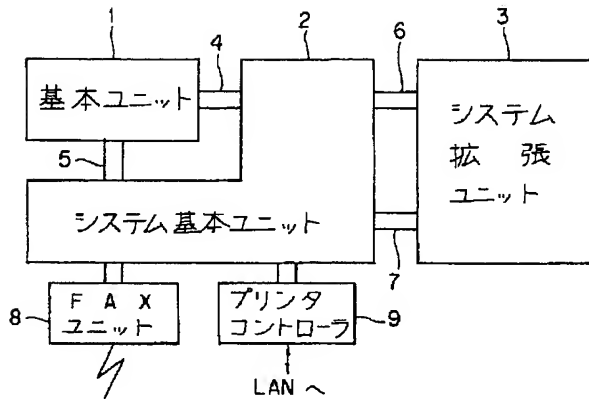
【図33】復号化時のFIFO制御を示す図。

【図34】従来のスキャナ入力、符号化処理、プリンタ出力、復号化処理を示す図。

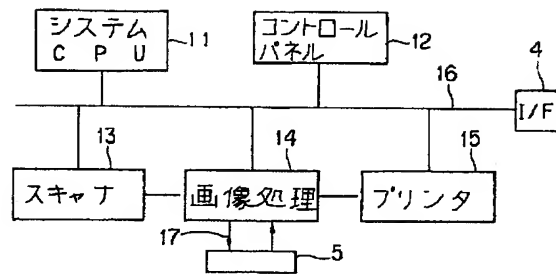
【符号の説明】

1…基本ユニット、11…システムCPU、14…画像処理部、26…アドレス制御部、403…ページメモリアクセス制御、610…転送制御シーケンサ、635…FIFOアドレス発生器、701…画像データ転送制御部、743…ページメモリ優先度制御部。

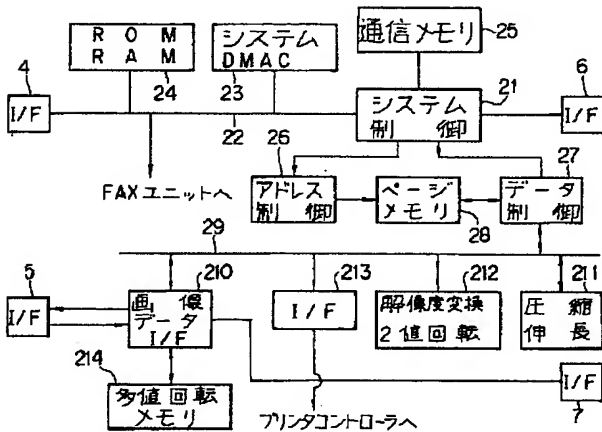
【図1】



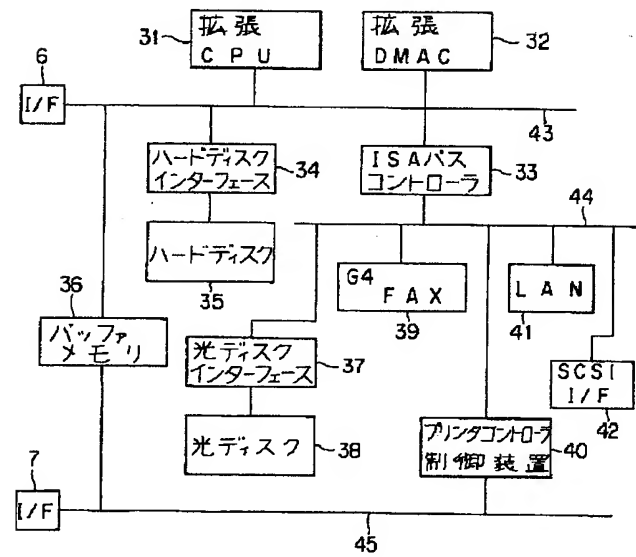
【図2】



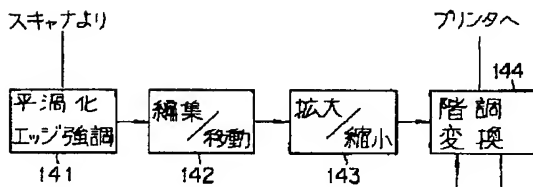
【図3】



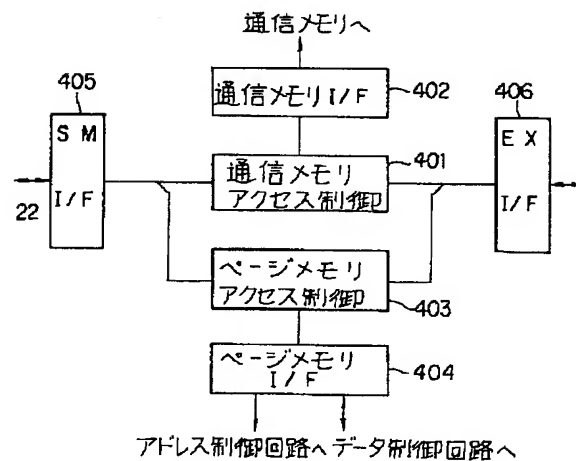
【図4】



【図5】

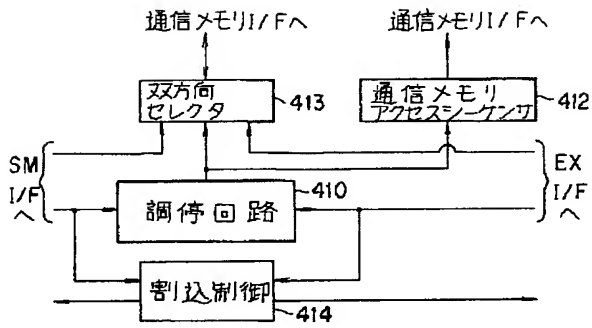


【図6】

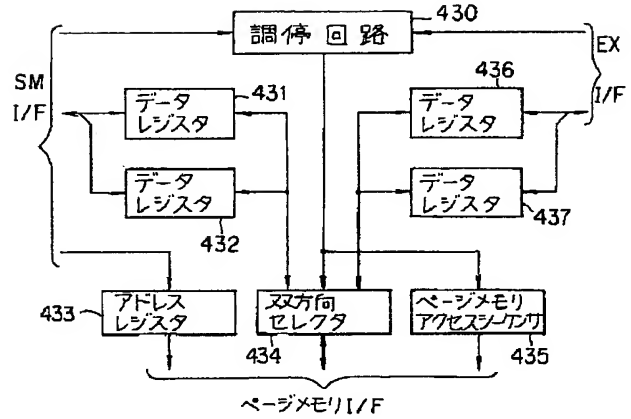




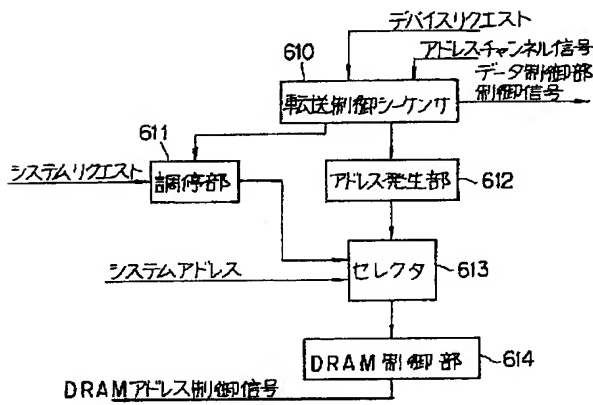
【図7】



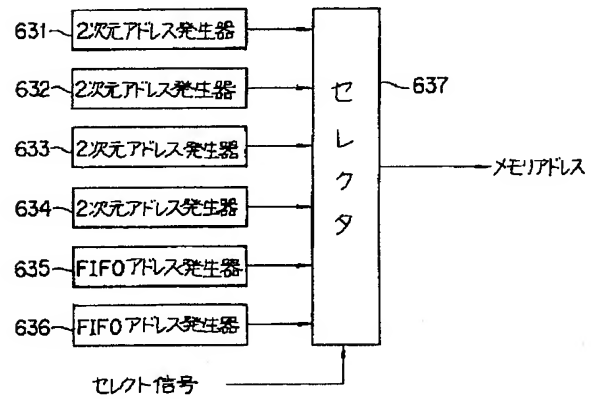
【図8】



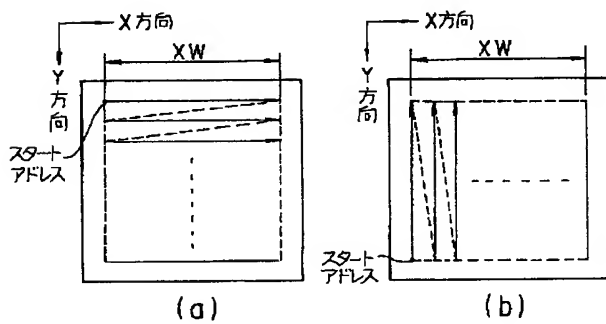
【図9】



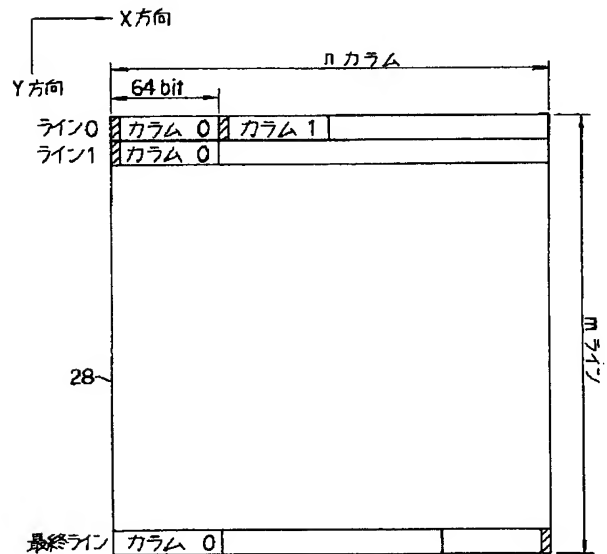
【図10】



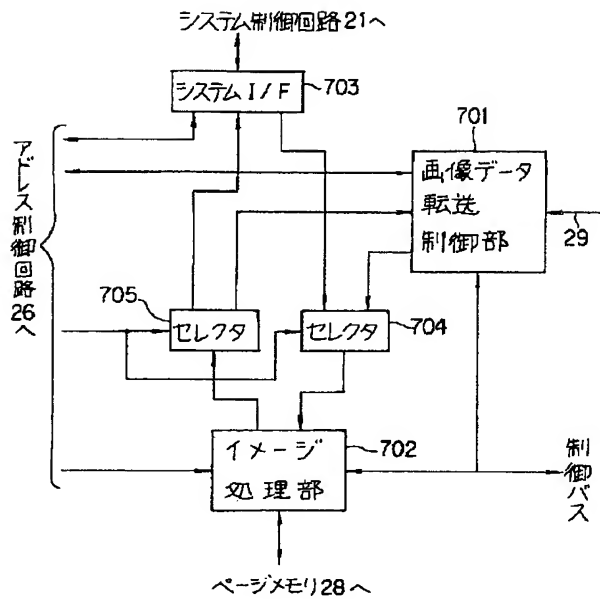
【図11】



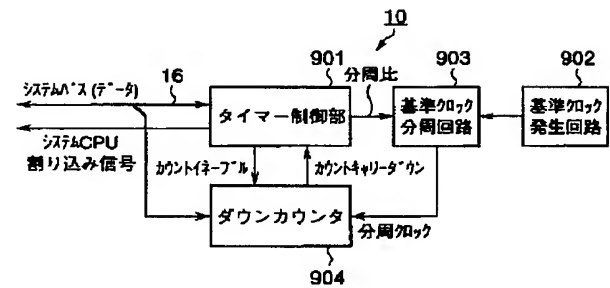
【図12】



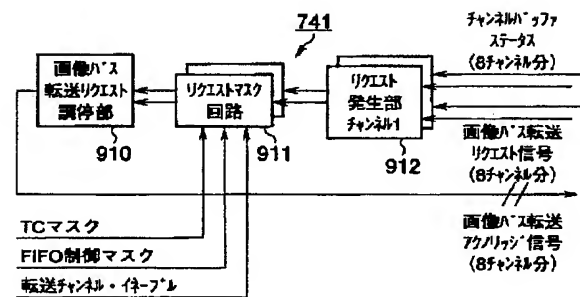
【圖 14】



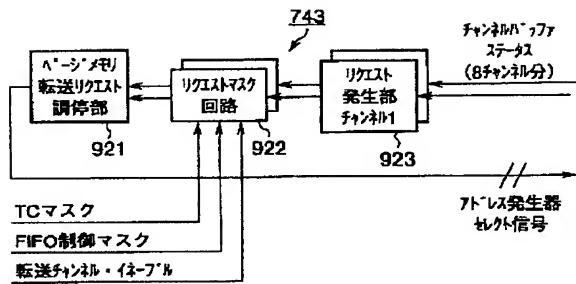
【图 16】



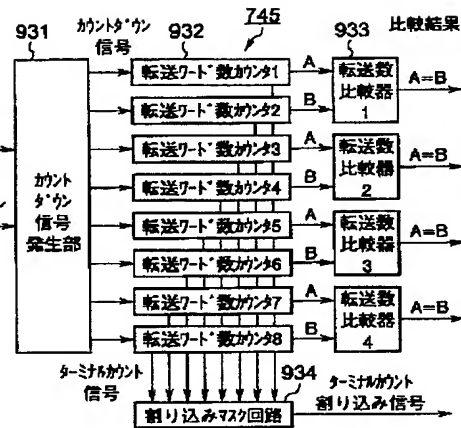
【圖 17】



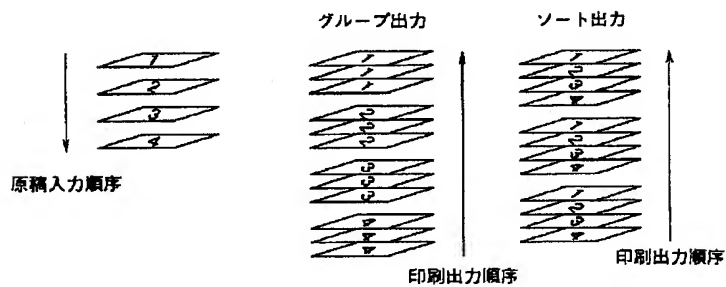
【図18】



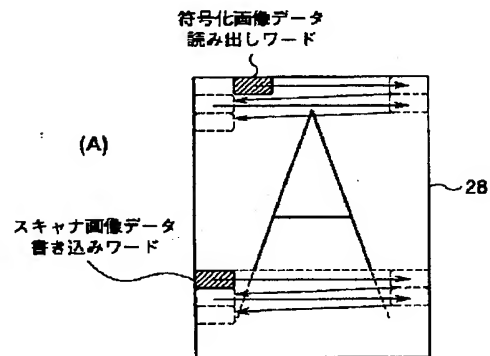
【図19】



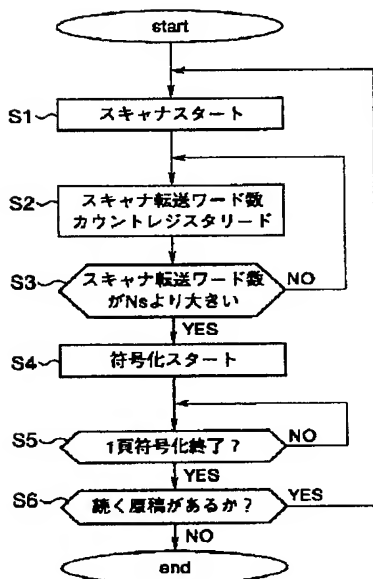
【図20】



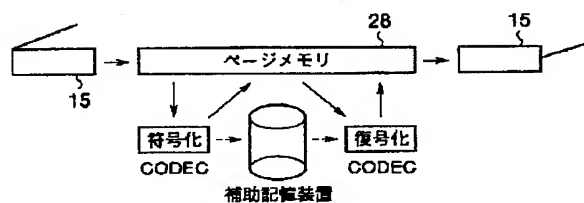
【図21】



【図23】



【図30】

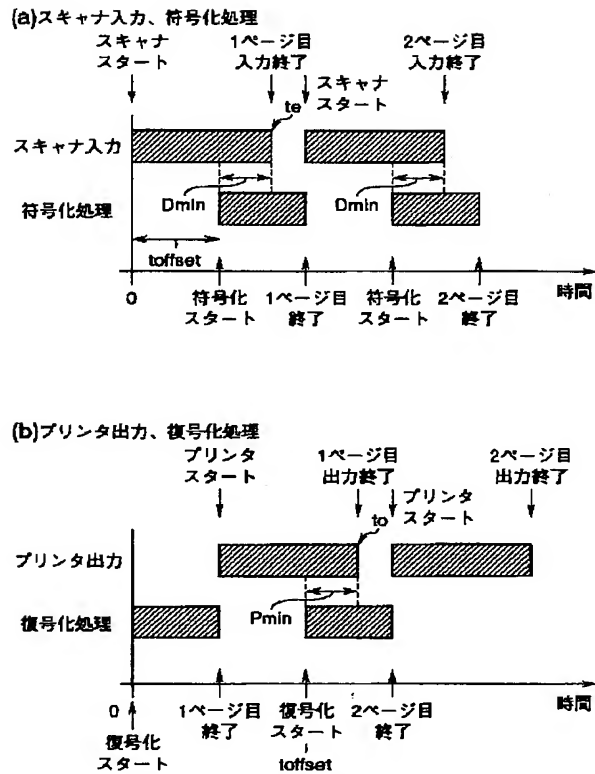


(B)

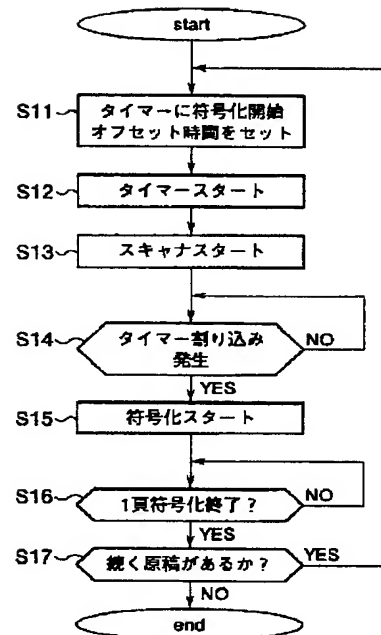
プリンタ出力  
画像データ  
読み出しワード  
(現在の出力頁)

復号化画像データ  
書き込みワード  
(次の出力頁)

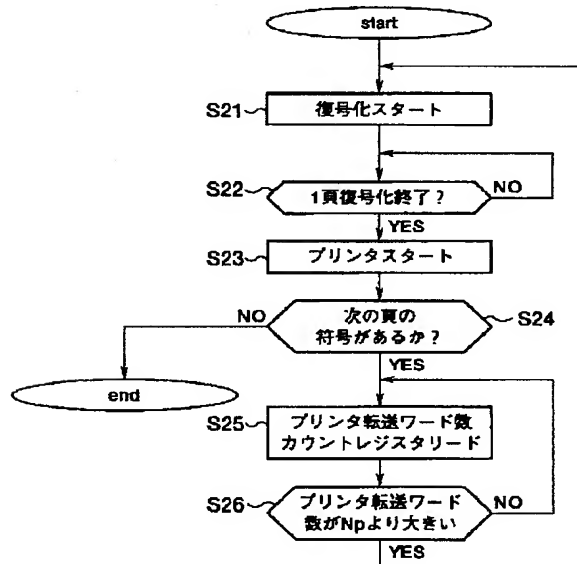
【図22】



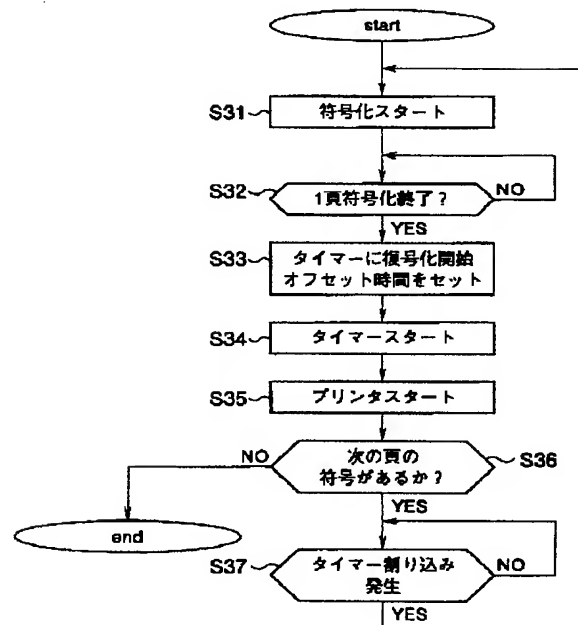
【図24】



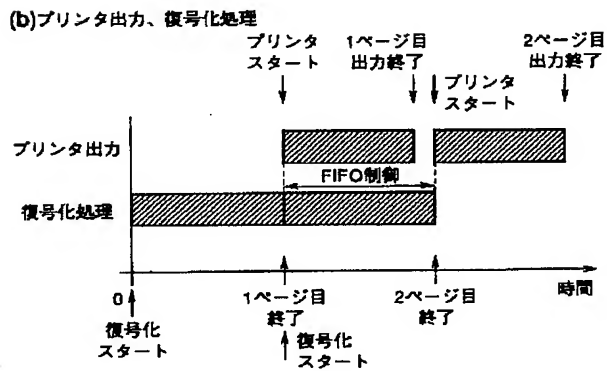
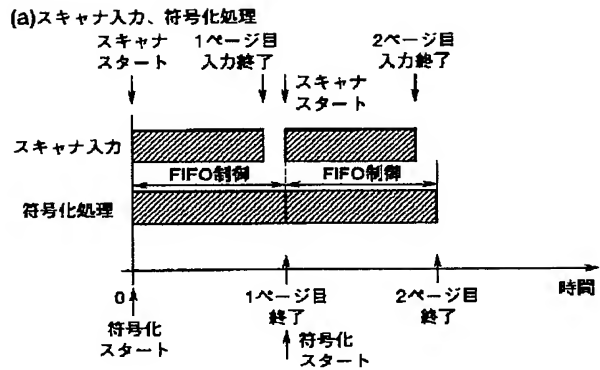
【図25】



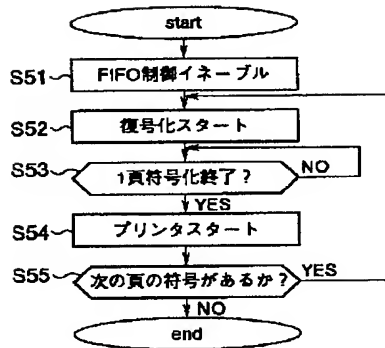
【図26】



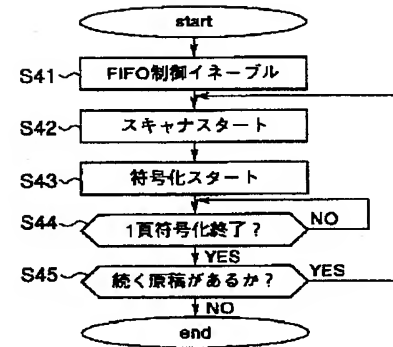
【図27】



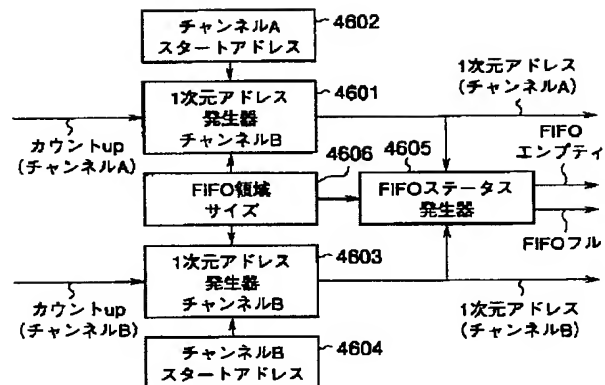
【図29】



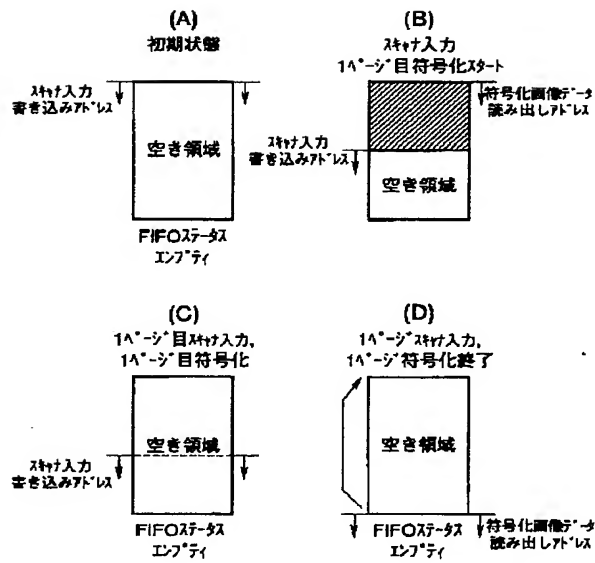
【図28】



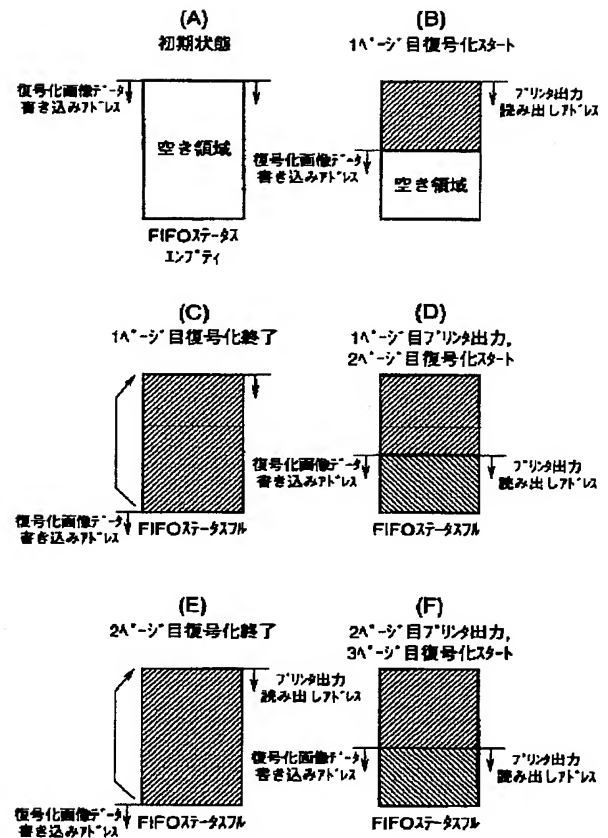
【図31】



【図32】



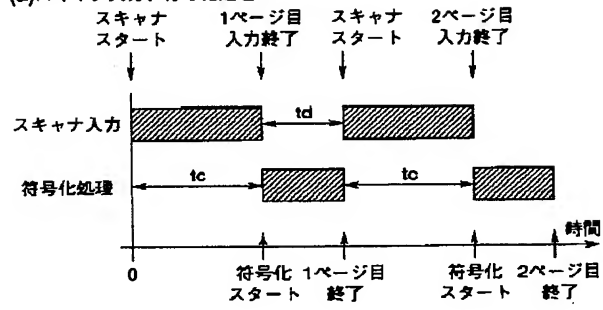
【図33】





【図34】

## (a) スキャナ入力、符号化処理



## (b) プリンタ出力、復号化処理

